

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11)Publication number (Emperor's year): **10135975 A**

(43)Date of publication of application: **22 . 05 . 98**

(51)Int. Cl. **H04L 12/28**
H04Q 3/00

(21)Application number: **08290311**

(22)Date of filing: **31 . 10 . 96**

(71)Applicant: **FUJITSU LTD**

(72)Inventor: **SOMIYA TOSHIO**
NAKAMICHI KOJI
WATANABE NAOSATO
KAWASAKI TAKESHI

(54)**FEEDBACK CONTROLLER IN CELL
EXCHANGE AND CELL-SCHEDULING
EQUIPMENT**

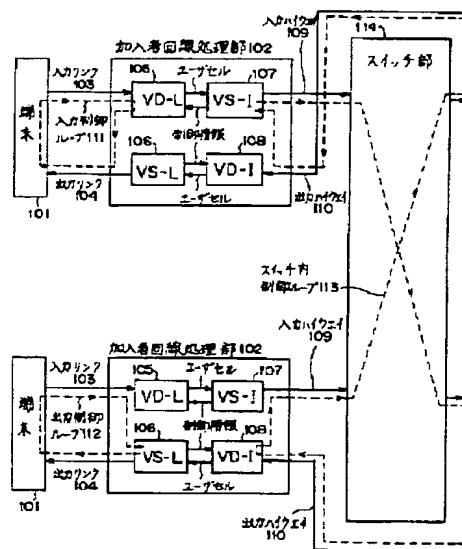
ABR connection is segmented into a plurality of loops, to improve the response performance of the feedback control of the ABR service.

(57)Abstract:

COPYRIGHT: (C)1998,JPO

PROBLEM TO BE SOLVED: To realize a valid control function between VS and VD in a same exchange and a dynamic shaping function relating thereto, with respect to the network congestion avoidance technology based on feedback control in the ABR service.

SOLUTION: An incoming control loop 111 for the ABR connection is formed between a transmission terminal equipment 101 (A) and a VD-L105, and an outgoing control loop 112 for the ABR connection is formed between a reception terminal equipment 101 (B) and a VS-L106, an in-switch control loop 113 for the ABR connection is formed between the upstream VS-I107 and the downstream VD-I108, and the three control loops are mutually interlocked. The control loop of the



THIS PAGE BLANK (USPTO)

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-135975

(43)公開日 平成10年(1998) 5月22日

(51)Int.Cl.⁸

識別記号

F I

H 0 4 L 12/28

H 0 4 L 11/20

G

H 0 4 Q 3/00

H 0 4 Q 3/00

審査請求 未請求 請求項の数24 O L (全 28 頁)

(21)出願番号 特願平8-290311

(22)出願日 平成8年(1996)10月31日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番
1号

(72)発明者 宗宮 利夫

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(72)発明者 仲道 耕二

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(74)代理人 弁理士 大曾 義之 (外1名)

最終頁に続く

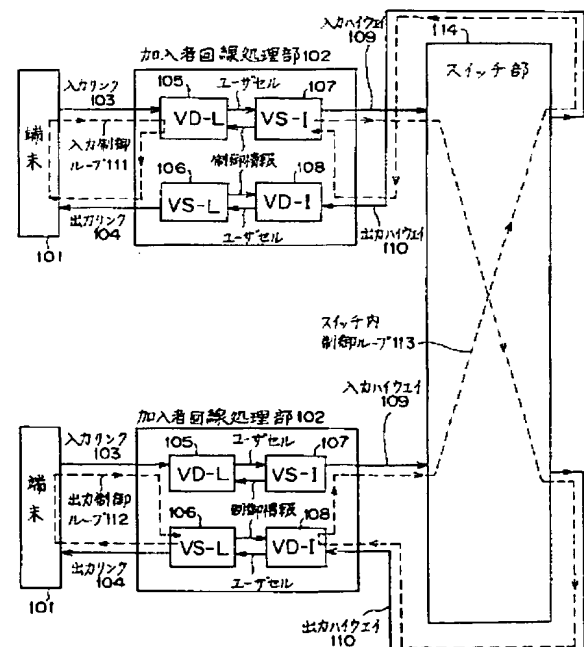
(54)【発明の名称】 セル交換機におけるフィードバック制御装置及びセルスケジューリング装置

(57)【要約】

【課題】 ABRサービスにおける、フィードバック制御に基づく網輻輳の回避技術に関し、同一交換機内のV S-V D間の有効な制御機能とそれに関連するダイナミックシェーピング機能を実現することにある。

【解決手段】 送信端末101(A)とVD-L105との間でABRコネクションのための上り制御ループ111が形成され、受信端末101(B)とVS-L106との間でABRコネクションのための下り制御ループ112が形成され、スイッチ部114を挟んで上流側のVS-I107と下流側のVD-I108との間でABRコネクションのためのスイッチ内制御ループ113が形成され、これら3つの制御ループが相互に連携する。このように、ABRコネクションの制御ループが、複数のループにセグメント化されことにより、ABRコネクションのフィードバック制御の応答性能が向上する。

本発明の実施の形態の全体構成図



【特許請求の範囲】

【請求項1】 固定長のセルをそれに付加されたルーティング情報に従って自律的にスイッチングさせるセル交換機において、該セル交換機における輻輳状態をリソース管理セルを用いて通信の上流側装置にフィードバックさせることにより、該上流側装置に対してセルの送信レートを可変させるフィードバック制御装置であって、コネクション毎に、前記上流側装置が接続される入力リンク上を転送されてきたフォワードリソース管理セルを終端して折り返し、それを、前記上流側装置に返送されるバックワードリソース管理セルとして、前記上流側装置が接続される出力リンクに送出することにより、前記上流側装置との間で上りフィードバック制御ループを形成するリンク側仮想受信手段と、前記コネクション毎に、前記フォワードリソース管理セルを新たに生成して通信の下流側装置が接続される出力リンクに送出し、前記下流側装置で折り返され該下流側装置が接続される入力リンク上を転送されてきたバックワードリソース管理セルを終端し、該終端したバックワードリソース管理セルに設定されている情報に基づくレートで前記下流側装置が接続される出力リンクにユーザデータセルを送出することによって、前記下流側装置との間で下りフィードバック制御ループを形成するリンク側仮想送信手段と、前記リンク側仮想受信手段に接続され、前記コネクション毎に、前記フォワードリソース管理セルを新たに生成して前記セル交換機内のスイッチ装置が接続される入力ハイウェイに送出し、前記スイッチ装置が接続される出力ハイウェイ上を転送されてきたバックワードリソース管理セルを終端し、該終端したバックワードリソース管理セルに設定されている情報に基づくレートで前記スイッチ装置が接続される入力ハイウェイにユーザデータセルを送出し、該終端したバックワードリソース管理セルに設定されている情報に基づくレートを前記新たに生成するフォワードリソース管理セルに設定し、該終端したバックワードリソース管理セルに設定されている情報を前記リンク側仮想受信手段を介して前記上りフィードバック制御ループにフィードバックさせる内部側仮想送信手段と、前記リンク側仮想送信手段に接続され、前記コネクション毎に、前記スイッチ装置が接続される出力ハイウェイ上を転送されてきたフォワードリソース管理セルを終端して折り返し、それを、前記内部側仮想送信手段に向かうバックワードリソース管理セルとして、前記スイッチ装置が接続される入力ハイウェイに送出することにより、前記セル交換機内の内部側仮想送信手段との間でスイッチ内フィードバック制御ループを形成し、前記リンク側仮想送信手段が終端したバックワードリソース管理セルに設定されている情報を該スイッチ内フィードバック制御ループにフィードバックさせる内部側仮想受信手

段と、

を含むことを特徴とするセル交換機におけるフィードバック制御装置。

【請求項2】 前記内部側仮想送信手段は、前記入力リンク上を転送されてきたユーザデータセルを前記コネクション毎に一時保持する第1のバッファ手段と、前記コネクション毎に、前記終端したバックワードリソース管理セルに設定されている明示的指示レートに対応するセル読出し間隔で、前記第1のバッファ手段に一時保持されているユーザデータセルを読み出して前記入力ハイウェイに送出する第1のダイナミックシェーパ手段と、

を含むことを特徴とする請求項1に記載のセル交換機におけるフィードバック制御装置。

【請求項3】 前記内部側仮想送信手段は、前記第1のバッファ手段が前記ユーザデータセルを一時保持するコネクション毎に、前記ユーザデータセルに付加されている品質クラス情報に基づいて該各コネクションの品質クラスを管理する品質クラス管理手段と、前記第1のバッファ手段が満杯になっている状態で新たなユーザデータセルが入力した場合に、前記品質クラス管理手段を参照することにより、該新たに入力したユーザデータセルに設定されている品質クラス情報に対応する品質クラスよりも低い品質クラスに対応するコネクションのユーザデータセルが一時保持されている前記第1のバッファ手段上の記憶領域を奪い取って、該奪い取った記憶領域に前記新たに入力したユーザデータセルを一時保持する記憶領域奪取制御手段と、を更に含むことを特徴とする請求項2に記載のセル交換機におけるフィードバック制御装置。

【請求項4】 前記コネクション毎に、前記第1のバッファ手段に一時保持されているユーザデータセルの量を監視する第1のキュー長監視手段と、前記コネクション毎に、前記第1のキュー長監視手段による監視結果に基づいて、前記リンク側仮想受信手段が折り返して前記上流側装置が接続される出力リンクに送出するバックワードリソース管理セルに設定されている明示的指示レートを変更する第1の明示的指示レート変更手段と、

を更に含むことを特徴とする請求項2又は3の何れか1項に記載のセル交換機におけるフィードバック制御装置。

【請求項5】 前記コネクション毎に、前記内部側仮想送信手段が終端したバックワードリソース管理セルに設定されている明示的指示レートに基づいて、前記リンク側仮想受信手段が折り返して前記上流側装置が接続される出力リンクに送出するバックワードリソース管理セルに設定されている明示的指示レートを変更する第2の明示的指示レート変更手段を更に含む、

ことを特徴とする請求項1乃至4の何れか1項に記載のセル交換機におけるフィードバック制御装置。

【請求項6】 前記リンク側仮想送信手段は、前記出力ハイウェイ上を転送されてきたユーザデータセルを前記コネクション毎に一時保持する第2のバッファ手段と、前記コネクション毎に、前記終端したバックワードリソース管理セルに設定されている明示的指示レートに対応するセル読出し間隔で、前記第2のバッファ手段に一時保持されているユーザデータセルを読み出して前記出力リンクに送出する第2のダイナミックシェパード手段と、を含むことを特徴とする請求項1乃至5の何れか1項に記載のセル交換機におけるフィードバック制御装置。

【請求項7】 前記コネクション毎に、前記第2のバッファ手段に一時保持されているユーザデータセルの量を監視する第2のキュー長監視手段と、前記コネクション毎に、前記第2のキュー長監視手段による監視結果に基づいて、前記内部側仮想受信手段が折り返して前記入力ハイウェイに送出するバックワードリソース管理セルに設定されている明示的指示レートを変更する第3の明示的指示レート変更手段と、を更に含むことを特徴とする請求項6に記載のセル交換機におけるフィードバック制御装置。

【請求項8】 前記コネクション毎に、前記リンク側仮想送信手段が終端したバックワードリソース管理セルに設定されている明示的指示レートに基づいて、前記内部側仮想受信手段が折り返して前記入力ハイウェイに送出するバックワードリソース管理セルに設定されている明示的指示レートを変更する第4の明示的指示レート変更手段を更に含む、

ことを特徴とする請求項1乃至7の何れか1項に記載のセル交換機におけるフィードバック制御装置。

【請求項9】 前記第1又は第2のバッファ手段は、入力する可能性のあるコネクションの総数よりも少ない数の各コネクションのユーザデータセルを一時保持し、該第1又は第2のバッファ手段が前記ユーザデータセルを一時保持するコネクションを管理するコネクション管理手段を更に含む、

ことを特徴とする請求項2、3、4、6、又は7の何れか1項に記載のセル交換機におけるフィードバック制御装置。

【請求項10】 前記コネクション管理手段は、前記第1のバッファ手段が前記ユーザデータセルを一時保持するコネクションの数が予め許容された所定数に達した状態で新たなコネクションのユーザデータセルが入力した場合に、所定の規則に従って既に管理している複数のコネクションのうちの1つを管理対象から削除し、前記新たなコネクションを新たな管理対象として追加する、

ことを特徴とする請求項9に記載のセル交換機におけるフィードバック制御装置。

【請求項11】 前記コネクション管理手段は、前記第1のバッファ手段が前記ユーザデータセルを一時保持するコネクションの数が予め許容された所定数に達した状態で新たなコネクションのユーザデータセルが入力した場合に、既に管理している複数のコネクションのうち最も最近に管理を開始したコネクションを管理対象から削除する、

ことを特徴とする請求項10に記載のセル交換機におけるフィードバック制御装置。

【請求項12】 前記コネクション管理手段は、前記第1のバッファ手段が前記ユーザデータセルを一時保持するコネクションの数が予め許容された所定数に達した状態で新たなコネクションのユーザデータセルが入力した場合に、既に管理している複数のコネクションのうち最も古く管理を開始したコネクションから順に、該コネクションを管理対象から削除する、

ことを特徴とする請求項10に記載のセル交換機におけるフィードバック制御装置。

【請求項13】 前記コネクション管理手段は、前記第1のバッファ手段が前記ユーザデータセルを一時保持するコネクションの数が予め許容された所定数に達した状態で新たなコネクションであってかつ最小セルレートが0である可変ビットレートサービスのコネクションのユーザデータセルが入力した場合に、既に管理している複数のコネクションのうち最小セルレートが0である可変ビットレートサービスのコネクションのうちの1つを、管理対象から削除する、

ことを特徴とする請求項10に記載のセル交換機におけるフィードバック制御装置。

【請求項14】 前記コネクション管理手段は、既に管理している複数のコネクションのうち、前記第1のバッファ手段に所定時間内に新たなユーザデータセルが到着していないコネクションを、管理対象から削除する、ことを特徴とする請求項9乃至13の何れか1項に記載のセル交換機におけるフィードバック制御装置。

【請求項15】 固定長のセルをそれに付加されたルーティング情報に従って自律的にスイッチングさせるセル交換機内の任意のポイントにおいて、そこを通過するセルのレートを制御するためのセルスケジューリング装置であって、

入力されたセルをコネクション毎に一時保持するバッファ手段と、

前記バッファ手段から1つのコネクションに対応するセルが読み出されたタイミングで、該コネクションに対応する所定のセル読出し間隔に基づいて、該コネクションに対応するセルが次に前記バッファ手段から読み出されるタイミングをスケジューリングし、セル読出しタイミングのそれぞれにおいて、前記バッファ手段から前記セルが読み出されるコネクションを所定の規則に従って決定するスケジューリング管理手段と、

を含むことを特徴とするセルスケジューリング装置。

【請求項16】 固定長のセルをそれに付加されたルーティング情報に従って自律的にスイッチングさせるセル交換機内の任意のポイントにおいて、そこを通過するセルのレートを制御するためのセルスケジューリング装置であって、

入力されたセルをコネクション毎に一時保持するバッファ手段と、
前記バッファ手段から1つのコネクションに対応するセルが読み出されたタイミングで、前記バッファ手段に該コネクションに対応するセルが該読み出されたセル以外に存在していない場合に、該コネクションに対応する所定のセル読み出し間隔に基づいて、該コネクションに対応するセルが次に前記バッファ手段から読み出されるタイミングを算出し、それを該コネクションに対応させて一時保持する読み出し可能タイミング管理手段と、

前記バッファ手段から前記コネクションに対応するセルが読み出されたタイミングで、前記バッファ手段に該コネクションに対応するセルが該読み出されたセル以外に存在している場合に、該コネクションに対応する所定のセル読み出し間隔に基づいて、該コネクションに対応するセルが次に前記バッファ手段から読み出されるタイミングをスケジューリングし、前記ユーザデータセルが記憶されていなかったコネクションに対応するユーザデータセルが新たに前記バッファ手段に一時保持された時点で、前記読み出し可能タイミング管理手段が一時保持している該コネクションに対応するタイミングに基づいて、該コネクションに対応するセルが次に前記バッファ手段から読み出されるタイミングをスケジューリングし、セル読み出しタイミング毎に、前記バッファ手段から前記セルが読み出されるコネクションを所定の規則に従って決定するスケジューリング管理手段と、

を含むことを特徴とするセルスケジューリング装置。

【請求項17】 前記スケジューリング管理手段は、前記セル読み出しタイミング毎に、前記バッファ手段から前記セルが読み出されるコネクションを、該スケジューリング管理手段に登録されているコネクション順に決定する、

ことを特徴とする請求項15又は16の何れか1項に記載のセルスケジューリング装置。

【請求項18】 前記スケジューリング管理手段は、前記セル読み出しタイミング毎に、前記バッファ手段から前記セルが読み出されるコネクションを、前記各コネクションのうちの1つを指示するための順次巡回させられるポイントによって決定する、

ことを特徴とする請求項15又は16の何れか1項に記載のセルスケジューリング装置。

【請求項19】 前記スケジューリング管理手段は、前記セル読み出しタイミング毎に、前記バッファ手段から前記セルが読み出されるコネクションを、前記各コネクシ

ョンに設定されている所定の優先順位に従って決定する、

ことを特徴とする請求項15又は16の何れか1項に記載のセルスケジューリング装置。

【請求項20】 前記スケジューリング管理手段は、前記セル読み出しタイミング毎に、前記バッファ手段から前記セルが読み出されるコネクションが複数存在する場合に、該各コネクションに対応するセルを、該各コネクションが属するサービスに割り当てられている帯域内の空きセルタイミングと、該サービス以外のサービスに割り当てられている帯域内の空きセルタイミングを利用して、前記バッファ手段から読み出す、

ことを特徴とする請求項15又は16の何れか1項に記載のセルスケジューリング装置。

【請求項21】 固定長のセルをそれに付加されたルーティング情報に従って自律的にスイッチングさせるセル交換機内の任意のポイントにおいて、そこを通過するセルのレートを制御するためのセルスケジューリング装置であって、

入力されたセルをコネクション毎に一時保持するバッファ手段と、

前記バッファ手段から1つのコネクションに対応するセルが読み出されたタイミングで、該コネクションに対応する所定のセル読み出し間隔に基づいて、該コネクションに対応するセルが次に前記バッファ手段から読み出されるタイミングをスケジューリングし、該スケジューリングされたタイミングに対応するセル読み出しタイミングに対応させて、該コネクションの識別情報をリストデータとして記憶し、前記セル読み出しタイミング毎に、前記バッファ手段から前記セルが読み出されるコネクションを該セル読み出しタイミングに対応して記憶している前記リストデータに基づいて決定するスケジューリング管理手段と、

を含むことを特徴とするセルスケジューリング装置。

【請求項22】 前記バッファ手段と前記スケジューリング管理手段、又は前記バッファ手段と前記スケジューリング管理手段と前記読み出し可能タイミング管理手段は、前記ユーザデータセルに付加されている品質クラス情報に基づいて決定される品質クラス毎に設けられ、該品質クラス毎に前記スケジューリング管理手段によって前記バッファ手段から読み出されるセルを、該各品質クラスの優先順位に従って選択して出力する品質スケジューラ手段を更に含む、

ことを特徴とする請求項15乃至21の何れか1項に記載のセルスケジューリング装置。

【請求項23】 前記コネクションは、可変ビットレートサービスのコネクションであり、該コネクションの設定時に決定される初期セルレートICRは、網の空き帯域BWに応じて、0以上1未満の係数を用いて、次式によって呼毎に動的に決定される、

$$ICR = BW \times \alpha$$

ことを特徴とする請求項1に記載のセルスケジューリング装置。

【請求項24】 交換機の輻輳状態を収集するリソース管理セルに設定される情報に基づいて、ユーザセルの送出レートを変更する通信におけるセル交換機において、上流装置が接続される回線から送られてくる第1のリソース管理セルを、前記上流装置へ折り返す上流装置インターフェイス部と、下流装置が接続される回線へ、第2のリソース管理セルを生成して送信し、折り返されてくる前記リソース管理セルに設定されている情報に基づいて、ユーザセルの送出レートを管理する下流装置インターフェイス部と、前記下流装置インターフェイス部で受信する第2のリソース管理セルから情報を抽出する抽出部と、前記抽出部で抽出した情報と第1のリソース管理セルに設定された情報とを比較する比較部と、前記比較部の結果に基づき、前記上流装置インターフェイス部において折り返しする第1のリソース管理セルの情報を変更する変更部と、を設けたことを特徴とするセル交換機。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、ABRサービスにおける、フィードバック制御に基づく網輻輳の回避技術に関する。

【0002】

【従来の技術】現在、ATM ForumやITU-Tにおいて、ATM (Asynchronous Transfer Mode) 方式によるデータ交換技術をLAN (ローカルエリアネットワーク) やWAN (ワイドエリアネットワーク) 等の高速データ通信網へ適用するためのサービス方式として、ABR (Available Bit Rate) サービスと呼ばれるサービスが提案されている。このABRサービスでは、網輻輳情報が交換機から送信端末にフィードバックされることにより、網輻輳を回避することが可能である。より具体的には、ABRサービスは、交換機が網リソースの使用状況を監視しながら送信端末の送信レートをピークセルレートPCRと最小セルレートMCRの間でダイナミックに変更させることにより、網の効率的運用を図りかつ網の輻輳を回避しセル損失を回避することを可能とする網サービスである。以下に、ABRサービスについて説明する。

＜ABRサービス＞ABRサービスを利用した通信においては、網リソースの情報を端末に通知するために、リソース管理セル (Resource Management Cell: RMセル) が使用される。送信端末は、一定個数のユーザデータセルを送出する毎に、RMセルを送出する。そのRMセルは、ATM網を経て受信端末に達し、そこで折り返されて再び送信端末に戻ってくる。

【0003】一方、ATM網内のATM交換機は、交換機を通過するRMセルに対して、交換機内のリソース情報 (帯域情報、輻輳情報) を書き込むことにより、網側の情報を送信端末に通知する。帯域情報や輻輳情報等が書き込まれたRMセルを受信した送信端末は、それらの情報に従って自身の許可セルレートACR (Allowed Cell Rate) を再計算し、ACR以下のレートで通信を行う。

【0004】また、送信端末は、通信開始時において、最大送信レートであるピークセルレートPCR (Peak Cell Rate)、及び最低要求レートである最小セルレートMCR (Minimum Cell Rate) を網に申告し、交渉する。送信端末は、交渉の結果決定したPCRを超えたレートで、ATMセル (以下、単にセルという) を送出することはできない。また、ATM網は、送信端末に対して、交渉の結果決定したMCR以上のレートを保証する。従って、送信端末における許可セルレートACRは、MCR以上PCR以下の範囲で変動する ($MCR \leq ACR \leq PCR$)。

【0005】これらの動作によって、ATM網側は、輻輳の回避及び輻輳からの回復を図ることが可能となり、端末側にとっては、網のリソースが空いている場合には高い送信レートでセルを送信できる。

＜ABR端末の動作＞ABRサービスを利用して通信する送信端末 (ABR送信端末) 及び受信端末 (ABR受信端末) の動作は、ATM Forumで標準化の対象となっている。以下に、その主な動作について、簡単に説明する。

ABR送信端末

図10のフォワード方向フローとして示されるように、送信端末は、各時点における許可セルレートACR以下のレートで、セルを送出する。その際、送信端末は、一定個数 ($N_{rm} - 1$) 個のユーザデータセルを送出する毎に、RMセルを1個送出する。送信端末がRMセルを受信した場合に、RMセル中の輻輳表示ビットであるCI (Congestion Indicator) ビットが0 (非輻輳) に設定されていたならば、送信端末はACRの値を一定値だけ増加させる。また、CIビットが1 (輻輳) に設定されていたならば、送信端末はACRの値を一定値だけ減少させる。更に、送信端末は、上記動作と同時に、RMセル中に書き込まれている明示的指示レートER (Explicit Rate) と先に再計算したACRとの大小を比較し、小さい方の値を新たなACRとする。この時、ACRの値は、 $MCR \leq ACR \leq PCR$ の範囲内でなければならない。

ABR受信端末

図10のバックワード方向フローとして示されるように、受信端末は、送信側から転送されてきたユーザデータセルを終端すると共に、受信したRMセルを折り返して送信端末に向けて送信する。この場合に、受信端末

は、RMセルの受信の直前に受信したユーザデータセル中に輻輳を表すEFCI (Explicit Forward Congestion Indication: 明示的前方輻輳表示) ビットが1に設定されているならば、折り返すRMセル中の輻輳表示ビットCIを1に設定し、そのRMセルを送出する。

＜ATM交換機の動作＞ABRサービスを実現するATM網側つまりATM交換機の動作は、おおよそ大別して2種類あり、それぞれEFCIモード及びERモードと呼ばれる。

EFCIモード

ATM交換機は、輻輳時に、そのATM交換機を通過するユーザデータセル中のEFCIビットを設定し、そのセルを通過させる。

ERモード

ATM交換機は、内部のリソースや輻輳状況に応じて、送信端末側に送信を許すレートである明示的指示レートERを計算し、その値を、ATM交換機を通過する順方向(フォワード方向、送信側→受信側)或いは逆方向(バックワード方向、受信側→送信側)のRMセル中に書き込む。その際に、ATM交換機は、RMセル中のER値と交換機が計算したER値とを比較して得られる小さい方の値を、RMセルに書き込む。

【0006】更に、送信端末から送出されているRMセルとは別に、ATM交換機又は受信端末がRMセルを生成して送信端末側に送り出すことも可能である。この際、ATM交換機又は受信端末は、RMセル中のCIビットを設定し、或いは、自分自身が計算したER値をRMセルに書き込む。

【0007】ABRサービスを実現するATM交換機の動作として、上述のモード分類とは別に、ABR VS/VD (Virtual Source/Virtual Destination: 仮想送信/仮想受信) と呼ばれる機能が規定されている。このVS/VD機能が実現される場合、図11に示されるように、ATM交換機の上流側(送信端末側)に、その上流側から転送されてきたRMセルを折り返すVD機能が実装され、ATM交換機の下流側(受信端末側)に、その下流側に向かってRMセルを中継する又は新たに送出するVS機能が実装される。

【0008】このように、VS/VD機能においては、あるABRコネクションに対し、ATM交換機が、RMセルの生成、折返し、及び終端を内部的に行うことにより、ABRコネクションの制御ループが、送信端末-ATM交換機-受信端末-ATM交換機-送信端末という単一のループではなく、図11に示されるように、複数のループに分割(セグメント化)される。

【0009】この場合に、ATM交換機内に実現されるVD機能が受信端末の機能を仮想的に模擬し、同じくATM交換機内に実現されるVS機能が送信端末の機能を仮想的に模擬する。

【0010】このように、ABRサービスにおける制御

ループが複数に分割され、各制御ループにおいて並列にフィードバック制御が実行されることによって、フィードバックの応答性能を向上させることが可能となる。その結果、ATM網側では、輻輳の回避及び輻輳からの回復をより迅速に図ることが可能となり、端末側では、網のリソースが空いている場合により速く高い通信レートでのセルの通信が可能となる。

【0011】上述のVS/VD機能の具体的な機能として、以下の諸機能が実現される必要がある。

(1) ATM Forum TM(トラヒックマネージメント)4.0に規定されている

ABR source/destination (送信側/受信側) 動作(必須機能)。

【0012】a) RMセルの生成及び終端(VSに実装されるべき機能)。

b) 受信されたバックワードRMセルに設定されている情報に基づく許可セルレートACRの算出(VSに実装されるべき機能)。

【0013】c) ACRでのユーザデータセルの送出(VSに実装されるべき機能)。

d) RMセルの折返し+アウトレートRMセルのスケジューリング(VDに実装されるべき機能)。なお、アウトレートRMセルとは、折り返された側の回線の空き帯域がABR制御により0にされている場合に、CLP=1(後述する図7参照)が設定されて送出されるRMセルをいう。このアウトレートRMセルは、CLP=0が設定されているRMセルよりも、網内で廃棄される確率が高くなる。

【0014】e) EFCIビットが1に設定されているユーザデータセルが受信された場合に、折り返すRMセル中の輻輳表示ビットCIを1に設定する機能(VDに実装されるべき機能)。

【0015】f) BECN RMセル(逆方向明示的輻輳表示RMセル)の生成(VDに実装されるべき機能)。

(2) MCR (最小セルレート) 値の受渡し(必須機能)。

【0016】a) VSで受信された下流側(受信端末側)からのRMセル内のMCR (最小セルレート) 値を、上流側(送信端末側)のVDへ受け渡す機能。

b) VDで受信された上流側からのRMセル内のMCR値を、下流側のVSへ受け渡す機能。

【0017】(3) 同一交換機内のVS-VD間の制御機能(implementation specific)。

a) VSで終端されたRMセル内のER値を、そのVSが収容されている交換機と同じ交換機内の上流側のVDへ受け渡す機能。

【0018】b) サポートするセグメントに対するABRパラメータの設定。

c) スイッチ内の、輻輳が発生したポイントでのERの計算機能

以上の動作がATM Forumで標準化の対象となっているが、具体的な制御方式や実装方法に関しては標準化の対象外である。例えば、ATM交換機内での輻輳状態の検出方法、或いは、明示的指示レートERの計算アルゴリズムは、標準化の対象外である。

【0019】

【発明が解決しようとする課題】特に、上述したVS/V Dの具体的機能のうち、(3) 同一交換機内のVS-V D間の制御機能については、有効な従来技術はなかった。

【0020】本発明の課題は、同一交換機内のVS-V D間の有効な制御機能とそれに関連するダイナミックシェーピング機能を実現することにある。

【0021】

【課題を解決するための手段】本発明の第1の態様は、固定長のセルをそれに付加されたルーティング情報に従って自律的にスイッチングさせるセル交換機(ATM交換機)において、そのセル交換機における輻輳状態をリソース管理セル(RMセル)を用いて通信の上流側装置にフィードバックさせることにより、その上流側装置に対してセルの送信レートを可変させるフィードバック制御装置を前提とする。

【0022】まず、リンク側仮想受信手段(VD-L105)は、コネクション毎に、上流側装置が接続される入力リンク(入力リンク103)上を転送されてきたフォワードリソース管理セル(F-RMセル)を終端して折り返し、それを、上流側装置に返送されるバックワードリソース管理セル(B-RMセル)として、上流側装置が接続される出力リンク(出力リンク104)に送出することにより、上流側装置との間で上りフィードバック制御ループ(上り制御ループ111)を形成する。

【0023】リンク側仮想送信手段(VS-L106)は、コネクション毎に、フォワードリソース管理セルを新たに生成して通信の下流側装置が接続される出力リンクに送出し、下流側装置で折り返されその下流側装置が接続される入力リンク上を転送されてきたバックワードリソース管理セルを終端し、その終端したバックワードリソース管理セルに設定されている情報に基づくレートで下流側装置が接続される出力リンクにユーザデータセルを送出することによって、下流側装置との間で下りフィードバック制御ループ(下り制御ループ112)を形成する。

【0024】このリンク側仮想送信手段は例えば、出力ハイウエイ上を転送されてきたユーザデータセルをコネクション毎に一時保持する第2のバッファ手段(共通バッファ部225)と、コネクション毎に、終端したバックワードリソース管理セルに設定されている明示的指示レートに対応するセル読出し間隔で、第2のバッファ手段に一時保持されているユーザデータセルを読み出して出力リンクに送出する第2のダイナミックシェーパ手段

とを含む。

【0025】内部側仮想送信手段(VS-I107)

は、リンク側仮想受信手段に接続され、コネクション毎に、フォワードリソース管理セルを新たに生成してセル交換機内のスイッチ装置が接続される入力ハイウエイ(入力ハイウエイ109)に送出し、スイッチ装置(スイッチ部114)が接続される出力ハイウエイ(出力ハイウエイ110)上を転送されてきたバックワードリソース管理セルを終端し、その終端したバックワードリソース管理セルに設定されている情報に基づくレートでスイッチ装置が接続される入力ハイウエイにユーザデータセルを送出し、その終端したバックワードリソース管理セルに設定されている情報に基づくレートを新たに生成するフォワードリソース管理セルに設定し、その終端したバックワードリソース管理セルに設定されている情報をリンク側仮想受信手段を介して上りフィードバック制御ループにフィードバックさせる。

【0026】この内部側仮想送信手段は例えば、入力リンク上を転送されてきたユーザデータセルをコネクション毎に一時保持する第1のバッファ手段(共通バッファ部206)と、コネクション毎に、終端したバックワードリソース管理セルに設定されている明示的指示レートに対応するセル読出し間隔で、第1のバッファ手段に一時保持されているユーザデータセルを読み出して入力ハイウエイに送出する第1のダイナミックシェーパ手段(ダイナミックシェーパ部213)とを含む。

【0027】また、上記内部側仮想送信手段は、例えば、第1のバッファ手段がユーザデータセルを一時保持するコネクション毎に、ユーザデータセルに付加されている品質クラス情報に基づいてその各コネクションの品質クラスを管理する品質クラス管理手段(品質クラスフィルタ部208、品質クラスキュー209)と、第1のバッファ手段が満杯になっている状態で新たなユーザデータセルが入力した場合に、品質クラス管理手段を参照することにより、その新たに入力したユーザデータセルに設定されている品質クラス情報に対応する品質クラスよりも低い品質クラスに対応するコネクションのユーザデータセルが一時保持されている第1のバッファ手段上の記憶領域を奪い取って、その奪い取った記憶領域に新たに入力したユーザデータセルを一時保持する記憶領域奪取制御手段(アドレス奪取制御部210)とを更に含むように構成することができる。

【0028】次に、内部側仮想受信手段(VD-I108)は、リンク側仮想送信手段に接続され、コネクション毎に、スイッチ装置が接続される出力ハイウエイ上を転送されてきたフォワードリソース管理セルを終端して折り返し、それを、内部側仮想送信手段に向かうバックワードリソース管理セルとして、スイッチ装置が接続される入力ハイウエイに送出することにより、セル交換機内の内部側仮想送信手段との間でスイッチ内フィードバ

ック制御ループ(スイッチ内制御ループ113)を形成し、リンク側仮想送信手段が終端したバックワードリソース管理セルに設定されている情報をそのスイッチ内フィードバック制御ループにフィードバックさせる。上述の本発明の第1の態様の構成において、コネクション毎に、内部側仮想送信手段が終端したバックワードリソース管理セルに設定されている明示的指示レートに基づいて、リンク側仮想受信手段が折り返して上流側装置が接続される出力リンクに送出するバックワードリソース管理セルに設定されている明示的指示レートを変更する第2の明示的指示レート変更手段(E R比較/変更部203)を更に含むように構成することができる。

【0029】また、上述の本発明の第1の態様の構成において、内部側仮想送信手段が第1のバッファ手段を含む場合に、コネクション毎に、第1のバッファ手段に一時保持されているユーザデータセルの量を監視する第1のキュー長監視手段(キュー長監視部211)と、コネクション毎に、第1のキュー長監視手段による監視結果に基づいて、リンク側仮想受信手段が折り返して上流側装置が接続される出力リンクに送出するバックワードリソース管理セルに設定されている明示的指示レートを変更する第1の明示的指示レート変更手段(E R変更部202)とを更に含むように構成することができる。

【0030】また、上述の本発明の第1の態様の構成において、コネクション毎に、リンク側仮想送信手段が終端したバックワードリソース管理セルに設定されている明示的指示レートに基づいて、内部側仮想受信手段が折り返して入力ハイウェイに送出するバックワードリソース管理セルに設定されている明示的指示レートを変更する第4の明示的指示レート変更手段(E R比較/変更部220)を更に含むように構成することができる。

【0031】更に上述の本発明の第1の態様の構成において、リンク側仮想送信手段が第2のバッファ手段を含む場合に、コネクション毎に、第2のバッファ手段に一時保持されているユーザデータセルの量を監視する第2のキュー長監視手段(キュー長監視部227)と、コネクション毎に、第2のキュー長監視手段による監視結果に基づいて、内部側仮想受信手段が折り返して入力ハイウェイに送出するバックワードリソース管理セルに設定されている明示的指示レートを変更する第3の明示的指示レート変更手段(E R変更部221)とを更に含むように構成することができる。

【0032】ここまで説明した本発明の第1の態様の構成により、上流側装置とリンク側仮想受信手段との間で、各コネクションのための閉じた上りフィードバック制御ループが形成され、また、下流側装置とリンク側仮想送信手段との間で、各コネクションのための閉じた下りフィードバック制御ループが形成されると共に、セル交換機内のスイッチ装置を介して内部側仮想送信手段と内部側仮想受信手段との間で、各コネクションのための

閉じたスイッチ内フィードバック制御ループが形成される。このスイッチ内フィードバック制御ループによって、セル交換機内のトラヒック状況がバックワードリソース管理セルの明示的指示レートに反映されて内部側仮想送信手段にフィードバックされ、内部側仮想送信手段ではそのフィードバックされた明示的指示レートに基づいてトラヒック制御が行われる。この結果、セル交換機内で各コネクションのための専用制御線及び専用プロセッサを配備する必要なく、ユーザデータセルが転送されるハイウェイを用いることにより、同一交換機内のリンク側仮想送信手段とリンク側仮想受信手段の間の制御機能を、実現することが可能となる。

【0033】また、本発明の第1の態様の構成では、内部側仮想送信手段又はリンク側仮想送信手段において、コネクション毎に、スイッチ内フィードバック制御ループ又は下りフィードバック制御ループ上のバックワードリソース管理セルに設定されている明示的指示レートに対応するセル読出し間隔で、第1又は第2のバッファ手段に一時保持されているセルが読み出されて入力ハイウェイ又は出力リンクに送出されることによって、送信端末におけるトラヒック規制を待つことなく迅速に、セル交換機内のスイッチ装置又は上流側装置に向けて送出されるセルのトラヒックを制御することができる。これにより、可変ビットレートサービス等におけるフォードバック制御の応答性能を向上させることが可能となる。

【0034】また、本発明の第1の態様の構成では、第2の明示的指示レート変更手段が、内部側仮想送信手段で終端されたバックワードリソース管理セルに設定されている明示的指示レートに基づいて、その上流側のリンク側仮想受信手段が折り返して出力リンクに送出するバックワードリソース管理セルに設定されている明示的指示レートを変更することによって、内部側仮想送信手段で終端されたバックワードリソース管理セル内の明示的指示レートを、その上流側の上りフィードバック制御ループへ受け渡すことが可能となる。

【0035】更に、本発明の第1の態様の構成では、内部側仮想送信手段が第1のバッファ手段を含む場合に、第1の明示的指示レート変更手段が、第1のキュー長監視手段による第1のバッファ手段の監視結果に基づいて、その上流側のリンク側仮想受信手段が折り返して出力リンクに送出するバックワードリソース管理セルに設定されている明示的指示レートを変更することによって、内部側仮想送信手段でのトラヒック処理状況も、正確にその上流側の上りフィードバック制御ループにフィードバックさせることが可能となる。

【0036】同様に、本発明の第1の態様の構成では、第4の明示的指示レート変更手段が、リンク側仮想送信手段で終端されたバックワードリソース管理セルに設定されている明示的指示レートに基づいて、その上流側の内部側仮想受信手段が折り返して入力ハイウェイに送出

するバックワードリソース管理セルに設定されている明示的指示レートを変更することによって、リンク側仮想送信手段で終端されたバックワードリソース管理セル内の明示的指示レートを、その上流側のスイッチ内フィードバック制御ループへ受け渡すことが可能となる。

【0037】更に、本発明の第1の態様の構成では、リンク側仮想送信手段が第2のバッファ手段を含む場合に、第3の明示的指示レート変更手段が、第2のキュー長監視手段による第2のバッファ手段の監視結果に基づいて、その上流側の内部側仮想受信手段が折り返して出力リンクに送出するバックワードリソース管理セルに設定されている明示的指示レートを変更することによって、リンク側仮想送信手段でのトラヒック処理状況も、正確にその上流側のスイッチ内フィードバック制御ループにフィードバックさせることが可能となる。

【0038】加えて、本発明の第1の態様の構成では、第1のバッファ手段が満杯になっている状態で新たなユーザデータセルが入力した場合に、それに設定されている品質クラス情報に対応する品質クラスよりも低い品質クラスに対応するコネクションのユーザデータセルが一時保持されている第1のバッファ手段上の記憶領域を奪い取って、その奪い取った記憶領域に新たに入力したユーザデータセルが一時保持されることにより、より詳細な品質クラス毎のセル転送制御を行うことが可能となる。

【0039】ここで、前述した第1又は第2のバッファ手段は、入力する可能性のあるコネクションの総数よりも少ない数の各コネクションのユーザデータセルを一時保持し、その第1又は第2のバッファ手段がユーザデータセルを一時保持するコネクションを管理するコネクション管理手段（VCキャッシングメモリ601、タイマ部602）を更に含むように構成することができる。

【0040】この場合に、コネクション管理手段は、例えば、第1のバッファ手段がユーザデータセルを一時保持するコネクションの数が予め許容された所定数に達した状態で新たなコネクションのユーザデータセルが入力した場合に、所定の規則に従って既に管理している複数のコネクションのうちの1つを管理対象から削除し、新たなコネクションを新たな管理対象として追加する。このコネクション管理手段は、例えば、第1のバッファ手段がユーザデータセルを一時保持するコネクションの数が予め許容された所定数に達した状態で新たなコネクションのユーザデータセルが入力した場合に、既に管理している複数のコネクションのうち最も最近に管理を開始したコネクションを管理対象から削除する。又は、コネクション管理手段は、例えば、第1のバッファ手段がユーザデータセルを一時保持するコネクションの数が予め許容された所定数に達した状態で新たなコネクションのユーザデータセルが入力した場合に、既に管理している複数のコネクションのうち最も古く管理を開始したコネ

クションから順に、そのコネクションを管理対象から削除する。或いは、コネクション管理手段は、例えば、第1のバッファ手段がユーザデータセルを一時保持するコネクションの数が予め許容された所定数に達した状態で新たなコネクションであってかつ最小セルレートが0である可変ビットレートサービスのコネクションのユーザデータセルが入力した場合に、既に管理している複数のコネクションのうち最小セルレートが0である可変ビットレートサービスのコネクションのうちの1つを、管理対象から削除する。

【0041】また、コネクション管理手段は、既に管理している複数のコネクションのうち、第1のバッファ手段に所定時間内に新たなユーザデータセルが到着していないコネクションを、管理対象から削除するように構成することができる。

【0042】このようなコネクション管理手段を含む本発明の第1の態様の構成により、予め発生し得る全てのコネクションに対応するユーザデータセルの記憶機構を第1のバッファ手段内に用意する必要がなくなり、第1のバッファ手段の構成規模を縮小することができる。また、それに接続する第1のダイナミックシェーパ手段の構成規模も縮小することができる。

【0043】ここまでの本発明の第1の態様の構成において、コネクションは、可変ビットレートサービスのコネクションであり、そのコネクションの設定時に決定される初期セルレートICRは、網の空き帯域BWに応じて、0以上1未満の係数を用いて、次式によって呼毎に動的に決定されるように構成することができる。

$$【0044】ICR = BW \times \alpha$$

次に、本発明の第2の態様は、固定長のセルをそれに付加されたルーティング情報に従って自律的にスイッチングさせるセル交換機内の任意のポイントにおいて、そこを通過するセルのレートを制御するためのセルスケジューリング装置を前提とする。

【0045】まず、バッファ手段（共通バッファ部206、225）は、入力されたセルをコネクション毎に一時保持する。そして、スケジューリング管理手段（スケジューリング管理テーブル701）は、バッファ手段から1つのコネクションに対応するセルが読み出されたタイミングで、そのコネクションに対応する所定のセル読出し間隔に基づいて、そのコネクションに対応するセルが次にバッファ手段から読み出されるタイミングをスケジューリングし、セル読出しタイミングのそれぞれにおいて、バッファ手段からセルが読み出されるコネクションを所定の規則に従って決定する。

【0046】より具体的には、本発明の第2の態様は、以下の構成を有する。まず、バッファ手段は、上述のものと同様である。次に、読出し可能タイミング管理手段（読み出し可能時刻管理テーブル702）は、バッファ手段から1つのコネクションに対応するセルが読み出さ

れたタイミングで、バッファ手段にそのコネクションに対応するセルがその読み出されたセル以外に存在していない場合に、そのコネクションに対応する所定のセル読出し間隔に基づいて、そのコネクションに対応するセルが次にバッファ手段から読み出されるタイミングを算出し、それをそのコネクションに対応させて一時保持する。

【0047】そして、スケジューリング管理手段（スケジューリング管理テーブル701）は、バッファ手段からコネクションに対応するセルが読み出されたタイミングで、バッファ手段にそのコネクションに対応するセルがその読み出されたセル以外に存在している場合に、そのコネクションに対応する所定のセル読出し間隔に基づいて、そのコネクションに対応するセルが次にバッファ手段から読み出されるタイミングをスケジューリングし、ユーザデータセルが記憶されていなかったコネクションに対応するユーザデータセルが新たにバッファ手段に一時保持された時点で、読出し可能タイミング管理手段が一時保持しているそのコネクションに対応するタイミングに基づいて、そのコネクションに対応するセルが次にバッファ手段から読み出されるタイミングをスケジューリングし、セル読出しタイミング毎に、バッファ手段からセルが読み出されるコネクションを所定の規則に従って決定する。

【0048】上述の本発明の第2の態様の構成において、スケジューリング管理手段は、セル読出しタイミング毎に、バッファ手段からセルが読み出されるコネクションを、そのスケジューリング管理手段に登録されているコネクション順に決定するように構成することができる。

【0049】又は、スケジューリング管理手段は、セル読出しタイミング毎に、バッファ手段からセルが読み出されるコネクションを、各コネクションのうちの1つを指示するための順次巡回させられるポイントによって決定するように構成することができる。

【0050】又は、スケジューリング管理手段は、セル読出しタイミング毎に、バッファ手段からセルが読み出されるコネクションを、各コネクションに設定されている所定の優先順位（例えば品質クラス）に従って決定するように構成することができる。

【0051】更に、スケジューリング管理手段は、セル読出しタイミング毎に、バッファ手段からセルが読み出されるコネクションが複数存在する場合に、その各コネクションに対応するセルを、その各コネクションが属するサービスに割り当てられている帯域内の空きセルタイミングと、そのサービス以外のサービスに割り当てられている帯域内の空きセルタイミングを利用して、バッファ手段から読み出すように構成することができる。

【0052】以上説明した本発明の第2の態様の構成によって、バッファ手段へのセルの書込み時ではなくバッ

ファ手段からのセルの読出し時にダイナミックシェーピング処理が実行されることにより、バッファ手段にセルが滞留している場合に次セル読出しタイミングを決定するという制御を行うだけで、容易にダイナミックシェーピング処理を実現することが可能となる。

【0053】本発明の第3の態様は、本発明の第2の態様と同様に、固定長のセルをそれに付加されたルーティング情報に従って自律的にスイッチングさせるセル交換機内の任意のポイントにおいて、そこを通過するセルのレートを制御するためのセルスケジューリング装置を前提とする。

【0054】まず、バッファ手段（共通バッファ部206、225）は、入力されたセルをコネクション毎に一時保持する。そして、スケジューリング管理手段（スケジューリング管理テーブル801、チェーンテーブル802）は、バッファ手段から1つのコネクションに対応するセルが読み出されたタイミングで、そのコネクションに対応する所定のセル読出し間隔に基づいて、そのコネクションに対応するセルが次にバッファ手段から読み出されるタイミングをスケジューリングし、そのスケジューリングされたタイミングに対応するセル読出しタイミングに対応させて、そのコネクションの識別情報をリストデータとして記憶し、セル読出しタイミング毎に、バッファ手段からセルが読み出されるコネクションをそのセル読出しタイミングに対応して記憶しているリストデータに基づいて決定する。

【0055】以上説明した本発明の第3の態様の構成によって、スケジューリング管理手段に対して要求される構成規模を、大幅に縮小することが可能となる。本発明の第4の態様は、上述の本発明の第2又は第3の態様において、バッファ手段とスケジューリング管理手段、又はバッファ手段とスケジューリング管理手段と読出し可能タイミング管理手段が、ユーザデータセルに付加されている品質クラス情報に基づいて決定される品質クラス毎に設けられ、その品質クラス毎にスケジューリング管理手段によってバッファ手段から読み出されるセルを、その各品質クラスの優先順位に従って選択して出力する品質スケジューラ手段を更に含むように構成される。

【0056】以上説明した本発明の第4の態様の構成によって、品質クラスに応じたコネクションの精密なダイナミックシェーピング処理が可能となる。

【0057】

【発明の実施の形態】以下、図面を参照しながら本発明の実施の形態について詳細に説明する。

<本発明の実施の形態の基本構成／動作>図1は、本発明の実施の形態の全体構成図である。

【0058】図1において、端末101は、加入者宅内に配置され、加入者回線処理部102及びスイッチ部114はATM交換機内に配置される。なお、特には図示しないが、加入者回線処理部102とスイッチ部114

の間には、複数の加入者回線処理部102をまとめるための多重集線装置（マルチプレクサ）及び多重分離装置（デマルチプレクサ）を配置することができる。また、特には図示しないが、複数のATM交換機同士を接続する局間リンクを終端するための局間回線処理部をATM交換機内に配置することができる。

【0059】端末101は、ABRサービスのもとでのユーザデータセルの送受信機能と、ABRサービスの制御機能、特にRMセルの送受信機能を実現する。加入者回線処理部102は、端末101が接続される低速な回線（入力リンク103及び出力リンク104）を終端し、本発明に特に関連するABRサービスにおけるVS/VD機能のほか、端末101から流入するセルの流量の監視制御（UPC：Usage Parameter Control）や課金処理等を実現する。

【0060】スイッチ部114は、複数の高速な入力ハイウエイ109上のATMセルを複数の高速な出力ハイウエイ110にませ換えるための自己ルーティングモジュール（SRM）が多段に接続されて構成される。

【0061】加入者回線処理部102は、VD-L（Virtual Destination-Link：リンク側仮想受信部）105、VS-L（Virtual Source-Link：リンク側仮想送信部）106、VS-I（Virtual Source-Internal：内部側仮想送信部）107と、VD-I（Virtual Destination-Internal：内部側仮想受信部）108という、4つのABR制御機能部を実装している。

【0062】VD-L105は、端末101に接続されそこから送信されたセルが転送される入力リンク103を、収容する。まず、VD-L105は、それが収容する入力リンク103に接続される端末101が1つのABRコネクション（仮想チャネルVCによって決定されるVCコネクション）における送信端末（以下これを送信端末101（A）と呼ぶ）である場合に、そこから入力リンク103に送出された上記ABRコネクションのためのフォワードRMセル（以下これをF-RMセルと呼ぶ）を終端して折り返し、それを、送信端末101（A）に返送される上記ABRコネクションのためのバックワードRMセル（以下これをB-RMセルと呼ぶ）として、送信端末101（A）に接続される出力リンク104に送出する。

【0063】このようにして、送信端末101（A）と加入者回線処理部102との間で、各ABRコネクションのための閉じた上り制御ループ111が形成される。なお、VD-L105は、端末101から入力リンク103に送出された各種サービスのユーザデータセルは、VS-I107に転送する。

【0064】ここまで説明したVD-L105の機能は、図11に示される従来技術が実現するVD機能と同様の機能である。次に、VS-L106は、端末101に接続されそこで受信されるべきセルが転送されてくる

出力リンク104を収容する。

【0065】まず、VS-L106は、それが収容する出力リンク104に接続される端末101が或るABRコネクションにおける受信端末（以下これを受信端末101（B）と呼ぶ）である場合に、受信端末101

（B）に向けて出力リンク104に、上記ABRコネクションのためのF-RMセルを送出する。この場合のF-RMセルの発生間隔、及びF-RMセルに設定される各種ABRパラメータは、ATM交換機全体の動作を制御する特には図示しない呼処理プロセッサが実行するソフトウェア制御によって設定される。

【0066】また、VS-L106は、受信端末101（B）で折り返され入力リンク103上を転送されてきた上記ABRコネクションのためのB-RMセルを、終端する。

【0067】更に、VS-L106は、ABRコネクション毎に、そのABRコネクションに対応するB-RMセルに設定されている情報に基づいて許可セルレートACRを算出し、そのレートで、スイッチ部114からVD-I108を介して転送されてきた上記ABRコネクションに対応するユーザデータセルを、端末101に向けて出力リンク104に送出する。

【0068】上述したようにして、受信端末101（B）と加入者回線処理部102との間で各ABRコネクションのための閉じた下り制御ループ112が形成されると共に、各ABRコネクションに対応するユーザデータセルの送出レートが制御される。

【0069】ここまで説明したVS-L106の機能は、図11に示される従来技術が実現するVS機能と同様の機能である。続いて、本発明の実施の形態における加入者回線処理部102は、ABRコネクション毎に新たなF-RMセルを生成しそれをスイッチ部114に向かう入力ハイウエイ109に送出する新たなVS機能部（以下これをVS-I107と呼ぶ）と、図11に示される従来のVS機能の手前でスイッチ部114から出力ハイウエイ110に出力される上記新たなF-RMセルをABRコネクション毎に終端して折り返し、それをVS-I107に返送されるB-RMセルとして、スイッチ部114に向かう入力ハイウエイ109に送出する新たなVD機能（以下これをVD-I108と呼ぶ）とを実装する。そして、ATM交換機内で、スイッチ部114を介してVS-I107とVD-I108との間で、各ABRコネクションのための閉じた制御ループ（以下これをスイッチ内制御ループ113と呼ぶ）が形成される。これが、本発明に関連する大きな特徴である。

【0070】上述の制御ループを実現するためにまず、各ABRコネクションの発呼時に、ATM交換機全体の動作を制御する特には図示しない呼処理プロセッサは、ソフトウェア制御によって、上記ABRコネクションのための、F-RMセルの発生間隔、ピークセルレートP

CR、最小セルレートMCR、初期セルレートICR等を決定する。

【0071】ここで、初期セルレートICRは、網の空き帯域BWに応じて、次式によって呼毎に動的に決定することができる。

$$ICR = BW \times \alpha$$

なお、 α は、0以上1未満の係数である。

【0072】次に、VS-I107は、各ABRコネクションのための新たなF-RMセルを生成し、それをスイッチ部114に向かう入力ハイウエイ109に送出する。このとき、各ABRコネクションのF-RMセルは、そのABRコネクションの発呼時に決定された前記発生間隔で発生させられ、そのF-RMセルには、そのABRコネクションの発呼時に決定された前記初期セルレートICRが現在セルレートCCRとして設定され、また、そのABRコネクションの発呼時に決定された前記最小セルレートMCRが設定される（後述する図4の説明を参照）。

【0073】また、VS-L106は、ABRコネクション毎に、下流側の加入者回線処理部102（又は後述する局間回線処理部）内のVD-I108で折り返され出力ハイウエイ110上を転送されてきたB-RMセルを、終端する。

【0074】そして、VS-I107は、ABRコネクション毎に、上記B-RMセルに設定されている明示的指示レートER等に基づいて、次に送出する上記ABRコネクションに対応するF-RMセルの現在セルレートCCRを変更する。

【0075】更に、VS-I107は、ABRコネクション毎に、上記明示的指示レートERに基づいて、VD-L105から転送されてきたユーザデータセルに対し、その送出レートを制御するためのダイナミックシェーピング処理を実行しながら、そのユーザデータセルを入力ハイウエイ109に送出する。

【0076】次に、VD-I108は、ABRコネクション毎に、そのVD-I108を実装する加入者回線処理部102が終端する出力ハイウエイ110にスイッチ部114から出力されたF-RMセルを終端して折り返し、それを、VS-I107に返送されるB-RMセルとして、上記VD-I108を実装する加入者回線処理部102が終端する入力ハイウエイ109に送出する。

【0077】なお、端末101から入力リンク103に送出された各種サービスのユーザデータセルは、VD-I108による制御を受けずに、VS-L106に転送される。

【0078】このようにして、ATM交換機内で、スイッチ部114を介してVS-I107とVD-I108との間で、各ABRコネクションのための閉じたスイッチ内制御ループ113が形成される。この結果、ATM交換機内で各ABRコネクションのための専用制御線及

び専用プロセッサを配備する必要なく、ユーザデータセルが転送されるハイウエイ（入力ハイウエイ109、出力ハイウエイ110）を用いることにより、「従来の技術」の項で前述したVS/VDの具体的機能のうちの「(3) 同一交換機内のVS-VD間の制御機能」を、実現することが可能となる。

【0079】なお、図1に示される2つの加入者回線処理部102の一方又は両方は、他のATM交換機と接続する局間リンクを終端するための局間回線処理部にそのまま置き換えることができ、その局間回線処理部に、上記VD-L105、VS-L106、VS-I107、及びVD-I108を実装することができる。この場合に、上流側（送信端末に近い側）のVD-L105は、前段の更に上流側のATM交換機に配備される局間回線処理部が実装するVS-L106との間で、各ABRコネクションのための閉じた上り制御ループ111を形成することができる。また、下流側（受信端末に近い側）のVS-L106は、次段の更に下流側のATM交換機に配備される局間回線処理部が実装するVD-L105との間で、各ABRコネクションのための閉じた下り制御ループ112を形成することができる。

<加入者回線処理部102（又は局間回線処理部）の詳細構成／動作>図2は、図1の加入者回線処理部102（又は前述した局間回線処理部）の詳細な構成図である。

UPC201

加入者回線UNI（User Network Interface）又は局間回線NNI（Network Network Interface）である入力リンク103から入力したセルは、使用量パラメータ制御部（UPC：Usage Parameter Control）201において、使用量パラメータ制御を受ける。このUPC201には、ABRサービスにおけるセルのほか、CBR、rt-VBR、nrt-VBR、UBR等の、ATM Forum TM（トラヒックマネジメント）4.0に規定されている各種サービス品質クラスを有するサービスにおけるセルが入力される。

【0080】CBR（Constant Bit Rate：固定ビットレート）サービスは、リアルタイム音声等の、常に一定のビットレートを保証するサービスである。VBR（Variable Bit Rate：可変ビットレート）サービスは、ピークセルレートPCR、持続セルレートSCR（Sustainable Cell Rate）、及び最大バーストサイズMBSの3つのパラメータで規定され、MPEG2等の、ビットレートが常に可変しバースト性の強い情報の通信に適用される。そして、UPC201は、各通信が上記各パラメータによって規定される条件を満たしているかを監視される。また、UPC201は、これらのパラメータに基づいてセルを送出するアルゴリズムであるGCR（ジェネリックセルレートアルゴリズム）に従って、セルの送出を制御する。VBRサービスは、本発明に関連

するABRサービスとは異なり、1つのコネクションのレートが他のコネクションのトラヒック状態によって影響を受けることがない。

【0081】VBRサービスのうち、MPEG2等のリアルタイム性を保証する必要がある情報の通信に適用されるものはrt (Real Time) - VBRと呼ばれ、リアルタイム性を保証する必要のない情報の通信に適用されるものはnrt (Non RealTime) - VBRと呼ばれる。

【0082】UBR (Unspecified Bit Rate) サービスは、ビットレートに対して、何の制限も課さず、かつ何の保証もしない。端末は、任意のレートでセルを送出してよいかわりに、網内で保証なしに廃棄される可能性も高い。UBRサービスは、ピークセルレートを規定できないデータ通信等に適用される。そして、端末間のセルの到達は、このサービスを利用するTCP/IP等の高位レイヤプロトコルによって補償される。

【0083】図2のUPC201から出力されるセルのうち、CBR、rt-VBR、及びnrt-VBRの各サービスのセルは、VD-L105及びVS-I107による制御を受けずに、そのままスイッチ部114 (図1) に向かう入力ハイウェイ109に送出される。

【0084】また、UPC201から出力されるUBRサービスのセルは、VD-L105による制御を受けずに、VS-I107に入力される。大型のATM交換機等においては、UBRサービスのセルは、バッファ溢れを起こし易いため、VS-I107による後述するセルバッファリングのための制御を受けることにより、その影響を低減させることができる。

【0085】なお、必要に応じて、CBR、rt-VBR、及びnrt-VBRの各サービスのセルをVS-I107に入力させてもよい。

VD-L105

UPC201から出力されるABRサービスのためのユーザデータセルは、VD-L105を通過して、VS-I107に転送される。VD-L105が上記ユーザデータセルに対して何等かの制御を実行するか否かは、ATM Forumの勧告に従うものとして、本実施の形態では特には特定しない。なお、VD-L105に設定される特には図示しないABRサービスのための各種パラメータは、ATM交換機全体の動作を制御する特には図示しない呼処理プロセッサによるソフトウェア制御によって設定される。

【0086】UPC201から出力されるF-RMセルは、VD-L105で終端されて折り返される。そして、ABRコネクション毎に、ER変更部202及びER比較/変更部203によって、VS-I107内の共通バッファ部206でのユーザデータセルのキュー長及びスイッチ内制御ループ113 (図1) によってフィードバックされている明示的指示レートERに基づいて、

折り返されたF-RMセルに設定されている明示的指示レートERの値が変更された後、そのF-RMセルがB-RMセルとして、挿入部204によって、加入者回線UNI又は局間回線NNIである出力リンク104に送出される。この挿入部204は、出力リンク104上の空きセルのタイミングで、B-RMセルを送出する。

【0087】このようにして、送信端末101 (A) と加入者回線処理部102との間、又は上流である前段のATM交換機に配備される局間回線処理部と現段のATM交換機に配備される局間回線処理部との間で、各ABRコネクションのための閉じた上り制御ループ111が形成される。

【0088】この場合に、下流側のVS-I107で終端されたB-RMセルからER取出部216によって取り出されER保持部217に保持された明示的指示レートERが、そのVS-I107が実装されている加入者回線処理部102 (又は局間回線処理部) 内のVD-L105で折り返されるRMセルに、ER比較/変更部203によってフィードバックされることが、本発明に関連する特徴である。この機能によって、「従来の技術」の項で前述したVS/VDの具体的機能のうちの「(3) 同一交換機内のVS-VD間の制御機能」の「a) VSで終端されたRMセル内のER値を、そのVSが収容されている交換機と同じ交換機内の上流側のVDへ受け渡す機能」が実現される。特にこの機能は、上流側のVS-I107と下流側のVD-I108によってATM交換機内に実現されるスイッチ内制御ループ113が実現されることによって初めて実現されるものである。

【0089】また、VS-I107内の共通バッファ部206でのユーザデータセルのキュー長も、そのVS-I107が実装されている加入者回線処理部102 (又は局間回線処理部) 内のVD-L105で折り返されるRMセルに、ER変更部202によってフィードバックされる。これにより、加入者回線処理部102 (又は局間回線処理部) でのトラヒック処理状況も、正確にその上流側の上り制御ループ111にフィードバックさせることが可能となる。これも、本発明に関連する特徴である。

【0090】なお、ER変更部202、ER比較/変更部203、及び挿入部204は、機能的には、VD-L105内に設けられる部分であるが、本発明に関連する特徴を明確にするために、VD-L105とは別に図示してある。

セルフォーマット

図3は、セルの一般的なデータフォーマットを示す図であり、図3(a) は入力リンク103がUNIである場合のフォーマット、図3(b) は入力リンク103がNNIである場合のフォーマットである。

【0091】図3に示されるように、セルはヘッダ部とペイロードとから構成される。通信データ (ユーザデー

タ又は各種制御データ)は、ペイロードである情報フィールドに格納される。

【0092】ヘッダ部において、一般的フロー制御フィールドGFCは、LAN(ローカルエリアネットワーク)等におけるセルの競合制御のために使用される。仮想バス識別子VPIはセルの仮想バスVPを識別するためのアドレス情報、仮想チャネル識別子VCIはセルの仮想チャネルVCを識別するためのアドレス情報である。ABRサービスにおいては、このVCによってABRコネクションが識別される。

【0093】セル損失優先度フィールドCLPは、セル転送の優先度を制御するために使用され、CLP=1の場合の方がCLP=0の場合より、網内でセルが廃棄される可能性が高くなる。

【0094】ヘッダ誤り制御フィールドHECは、ヘッダ部のデータ誤りを検出/訂正するためのエラーチェックコードである。ペイロードタイプフィールドPTは、本発明に特に関連し、セルの種類を示す情報とEF CIビットが格納される。このペイロードタイプフィールドPTの長さは3ビットであって、ユーザデータセルにおいては、このペイロードタイプフィールドPTの第4ビット(左端のビット)に0がセットされている。また、ユーザデータセルにおいて、ペイロードタイプフィールドPTの第5ビット(中央のビット)はEF CIビットとして機能する。このEF CIビットは、その値が0のときはそのユーザデータセルの経路上で輻輳が発生していないことを示し、その値が1のときはそのユーザデータセルの経路上で輻輳が発生していることを示す。スイッチ部114内では、輻輳が発生しているポイントを通過するユーザデータセル内の上述のEF CIビットに、輻輳の発生を示す値1が設定される。RMセルにおいては、ペイロードタイプフィールドPTには3ビットデータ“110”が設定される。

【0095】なお、スイッチ部114内においては、各セルの先頭には自己ルーティング用のタグ等が格納される数オクテット分のオーバーヘッドが付加され、また、VPI及びVCIの値も変換されるが、ペイロードタイプフィールドPTの3ビットデータはそのまま伝送される。

【0096】図4は、RMセルのデータフォーマットを示す図である。まず、RMセルにおいては、ヘッダ部(Header)のペイロードタイプフィールドPT(図3参照)には、3ビットデータ“110”が設定される。また、そのRMセルが、ABRサービスのRMセルである場合には、そのヘッダ部にはVCI=6が設定される。

【0097】次に、ペイロード部において、まず、6オクテット目のRMプロトコルIDとして、ABRサービスに対応する値1が設定される。次に、RMセルの7オクテット目は、メッセージタイプフィールド(Message Type Field)と呼ばれ、それぞれ下記のビット情報が設

定される。

【0098】・DIR:方向表示ビット。フォワード方向=0、バックワード方向=1。

・BN:BE CN RMセル表示ビット。スイッチ部114又は受信端末101(B)がB-RMセルを生成する場合に、BN=1に設定される。

【0099】これによりこのB-RMセルと、送信端末101(A)が生成し受信端末101(B)で折り返されたB-RMセルとが区別される。

・CI:輻輳表示ビット。CI=1(輻輳)、CI=0(非輻輳)。CI=1の場合に送信端末101(A)の許可セルレートACRの減少が要求される。

【0100】・NI:No Increase ビット。送信端末101(A)の許可セルレートACRを増加させないために設定される。CIビットとは異なり、NIビットは、許可セルレートACRの減少を要求するものではない。通常、送信端末101(A)は、NI=0を設定したF-RMセルを送出する。

【0101】・RA:要求(Request)/応答(Acknowledge)ビット。ATM Forumで規定されるABRサービスでは使用されない。

次に、RMセルの8及び9オクテット目には明示的指示レートERが、10及び11オクテット目には現在セルレートCCRが、12及び13オクテット目には最小セルレートMCRが、それぞれ設定される。これらのフィールドが、本発明に特に関連する。

【0102】RMセルの14~17オクテット目のQL及び18~21オクテット目のSNは、ATM Forumで規定されるABRサービスでは使用されない。RMセルの52オクテット目の第1及び第2ビットと53オクテット目のCRC-10は、誤り検出/訂正用の巡回冗長符号である。

【0103】RMセルの7オクテット目の第1~第3ビット、22~51オクテット目、及び53オクテット目の第3~第8ビットは、予約フィールドである。図5は、上記RMセルに設定される明示的指示レートER、現在セルレートCCR、又は最小セルレートMCRのレート表示フォーマットを示す図である。

【0104】レートは、5ビットの指数部(exponent) e と、9ビットの仮数(mantissa) m と、1ビットの n_z ビットとによるバイナリ浮動小数によって表示される。この場合、レートは、次式によって計算することができる。

$R = \{ 2^e (1 + m/512) \} \times n_z$ [セル/秒]
 $n_z = 0$ ならばレート=0であり、 $n_z = 1$ ならばレートは指数 e と仮数 m とによって決定される。また、 $0 \leq e \leq 31$ 、 $0 \leq m \leq 511$ となる。

VS-L106

次に、図2に示されるVS-L106内のダイナミックシェーパ部228内のRMセル発生部229は、各AB

Rコネクションに対応する仮想チャネル識別子VCI(図3参照)毎に、挿入部230を介して出力リンク104に、各ABRコネクションのためのF-RMセルを送出する。挿入部230は、出力リンク104上の空きセルのタイミングでF-RMセルを送出する。この場合のF-RMセルの発生間隔、及びF-RMセルに設定される各種ABRパラメータは、ATM交換機全体の動作を制御する特には図示しない呼処理プロセッサが実行するソフトウェア制御によって設定される。

【0105】また、VS-L106内のER取出部231は、ABRコネクション毎に、上流側の受信端末101(B)又は上流側のATM交換機内のVD-L105で折り返され入力リンク103上を転送されてきたB-RMセルを終端して取り出し、それを、各ABRコネクションに対応するVCI毎に、ER保持部232に保持する。

【0106】更に、VS-L106は、各ABRコネクションに対応するVCI毎に、そのABRコネクションに対応するB-RMセルに設定されている情報に基づいて許可セルレートACRを算出し、そのレートで、スイッチ部114から出力ハイウェイ110上を転送されてきた上記ABRコネクションに対応するユーザデータセルを、端末101に向けて出力リンク104に送出する。この機能は、VCフィルタ部224、VCキュー226を含む共通バッファ部225、及びダイナミックシェーパ部228によって実現されるが、これらの動作は、次に説明するVS-I107内のVCフィルタ部205、VCキュー207を含む共通バッファ部206、ダイナミックシェーパ部213、CCR/MCR書込部214、及びICR/MCR保持部218の動作と同様であるため、その説明は省略する。なお、CCR/MCR書込部214及びICR/MCR保持部218に相当する機能は、ダイナミックシェーパ部228に包含されている。

【0107】このようにして、受信端末101(B)と加入者回線処理部102との間、又は下流である次段のATM交換機に配備される局間回線処理部と現段のATM交換機に配備される局間回線処理部との間で、各ABRコネクションのための閉じた下り制御ループ112が形成されると共に、各ABRコネクションに対応するユーザデータセルの送出レートが制御される。

VS-I107

次に、図2に示されるVS-I107において、VC(仮想チャネル)フィルタ部205は、VD-L105から入力するABRサービスのユーザデータセル又はUPC201から入力するUBRサービスのユーザデータセルを、共通バッファ部206内の特には図示しないセルバッファメモリの空きアドレス領域に書き込み、そのアドレスを、上記ユーザデータセルのヘッダ部に付加されている仮想チャネル識別子VCI(図3参照)に対応

する共通バッファ部206内のVC(仮想チャネル)キュー207の末尾に書き込む。VCキュー207は、例えばファーストインファーストアウト(FIFO)形式のアドレスバッファである。この結果、ユーザデータセルは、共通バッファ部206にVCIによって特定されるコネクション別に分類されてバッファリングされることになる。

【0108】上述の構成では、予め発生し得る全てのVCIに対応するVCキュー207が共通バッファ部206内に用意されている。これに対して、図6に示されるような構成も考えられる。

【0109】即ち図6では、共通バッファ部206には、予め発生し得る全てのVCIの数よりも少ない数のVCキュー207が用意される。そして、今までVCキュー207が割り当てられていなかったコネクションのVCIが付加されたユーザデータセルが到着した場合には、VCフィルタ部205は、共通バッファ部206から1つの空きVCキュー207を獲得して、上記VCIとそのVCキュー207の組を、VCキャッシングメモリ601の末尾に登録する。

【0110】共通バッファ部206において空きVCキュー207がなくなった状態で新たに、今までVCキュー207が割り当てられていなかったコネクションのVCIが付加されたユーザデータセルが到着した場合には、VCフィルタ部205は、最も最近にVCキャッシングメモリ601に登録されたVCIとVCキュー207の組において、そのVCIを新たに到着したVCIに書き換える。

【0111】また、上記の場合に、VCフィルタ部205は、最も古くVCキャッシングメモリ601に登録されているVCIとVCキュー207の組から順に、そのVCIを新たに到着したVCIに書き換える。

【0112】或いは、共通バッファ部206において空きVCキュー207がなくなった状態で新たに、今までVCキュー207が割り当てられていなかったコネクションであってかつ最小セルレートMCR=0のコネクションのVCIが付加されたユーザデータセルが到着した場合には、VCフィルタ部205は、VCキャッシングメモリ601に登録されているVCIとVCキュー207の組において、最小セルレートMCR=0であるコネクションの組のVCIを、新たに到着したVCIに書き換える。

【0113】ここで、タイマ部602は、VCキャッシングメモリ601に登録されているVCIとVCキュー207の組毎に、VD-L105からVS-I107にそのVCIに対応するユーザデータセルが一定時間内に新たに到着したか否かを監視している。そして、タイマ部602は、そのVCIに対応するユーザデータセルが一定時間内に新たに到着しなかった場合には、そのVCIとVCキュー207の組を、VCキャッシングメモリ

601から削除する。

【0114】以上の構成により、予め発生し得る全てのVCIに対応するVCキュー207を共通バッファ部206内に用意する必要がなくなり、共通バッファ部206の構成規模を縮小することができる。また、共通バッファ部206内のVCキュー207の数は、後述するダイナミックシェーパ部213が処理するコネクションの数に対応しているため、ダイナミックシェーパ部213の構成規模も縮小することができる。

【0115】次に、品質クラスフィルタ部208は、VD-L105から入力するABRサービスのユーザデータセル又はUPC201から入力するUBRサービスのユーザデータセルに付加されているVCIと品質クラス情報を識別することにより、各品質クラスに属するVCIを各品質クラスに対応する品質クラスキュー209の末尾に書き込む。品質クラスキュー209は、共通バッファ部206内、又は他の記憶部内に設けられ、例えばラストインファーストアウト(LIFO)形式のバッファである。

【0116】現在、CBR、rt-VBR、nrt-VBR、ABR、UBRといったサービス品質クラスほかに、ABRサービスを更に複数の品質クラスに分割したいという要請がある。そこで、ユーザデータセル内の特には図示しない特定のフィールド又は特には図示しないタグ領域を用いて、この品質クラスが指定され、この品質クラスに応じて、例えば網内でのセル廃棄の優先度が決定される。

【0117】アドレス奪取制御部210は、共通バッファ部206内のセルバッファメモリが満杯になっているときにVD-L105から新たなユーザデータセルが入力した場合に、そのユーザデータセルに設定されている品質クラスよりも低い品質クラスのうち最低の品質クラスに対応する品質クラスキュー209から、それに対応する品質クラスに属するコネクションのVCIを1つ取り出し、そのVCIに対応する共通バッファ部206内のVCキュー207に保持されている例えば最も古いアドレスを奪取する。即ち、アドレス奪取制御部210は、そのアドレスに対応するセルバッファメモリのアドレスに、上記入力したユーザデータセルを上書きし、そのアドレスが元々保持されていたVCキュー207からそのアドレスを削除し、上記入力したユーザデータセルに付加されているVCIに対応するVCキュー207の末尾に、上記アドレスを新たに書き込む。

【0118】このようにして、共通バッファ部206内のセルバッファメモリが満杯になったときには、品質クラスの高いセルの転送が優先され、それよりも品質クラスの低いセルが廃棄されることになる。

【0119】キュー長監視部211は、予め設定されているキュー長を超えた共通バッファ部206内のVCキュー207について、そのVCキュー207に対応する

VCIをER変更部202に通知する。ER変更部202は、VD-L105で折り返されるRMセルのうち、キュー長監視部211から通知されたVCIと同じVCIが付加されているRMセルに設定されている明示的指示レートER(図4参照)を、所定の割合で(又は所定のアルゴリズムに従って)減少させる。これにより、加入者回線処理部102(又は局間回線処理部)でのトラヒック処理状況が、正確にその上流側の上り制御ループ111にフィードバックされる。

【0120】次に、RMセル発生部212は、各ABRコネクションのための新たなF-RMセルを各ABRコネクションに対応するVCI毎に生成し、それを後述するダイナミックシェーパ部213を介してCCR/MCR書込部214に転送する。このときのRMセルの発生間隔は、各ABRコネクションの発呼時に特には図示しない呼処理プロセッサによるソフトウェア制御によって決定された発生間隔が使用される。

【0121】CCR/MCR書込部214は、ABRコネクション毎に、RMセル発生部212からダイナミックシェーパ部213を介して転送されてきたF-RMセルに、現在セルレートCCR及び最小セルレートMCRを書き込み(図4参照)、そのF-RMセルを、挿入部215を介して入力ハイウェイ109に送出する。挿入部215は、入力ハイウェイ109上の空きセルのタイミングで、F-RMセルを送出する。

【0122】ここで、ICR/MCR保持部218には、各ABRコネクションに対応するVCI毎に、各ABRコネクションの発呼時に特には図示しない呼処理プロセッサによるソフトウェア制御によって決定された初期セルレートICR及び最小セルレートMCRが、保持される。また、各ABRコネクションの通信の開始時には、ER保持部217に、ICR/MCR保持部218に保持された初期セルレートICRが、明示的指示レートERとして保持される。

【0123】CCR/MCR書込部214は、ER保持部217に保持されている明示的指示レートERと、ICR/MCR保持部218に保持されている最小セルレートMCRとを、F-RMセルに書き込む。

【0124】ER取出部216は、ABRコネクション毎に、下流側の加入者回線処理部102(又は後述する局間回線処理部)内のVD-I108で折り返され出力ハイウェイ110上を転送されてきたB-RMセルを終端して取り出し、それを、各ABRコネクションに対応するVCI毎に、ER保持部217に保持する。

【0125】そして、前述したCCR/MCR書込部214は、各ABRコネクションに対応するVCI毎に、B-RMセルから取り出されER保持部217に保持されている明示的指示レートERに基づいて、次に送出する各ABRコネクションに対応するF-RMセルの現在セルレートCCRを変更することになる。

【0126】また、ダイナミックシェーパ部213は、図7又は図8を用いて後述するようにして、各ABRコネクションに対応するVCI毎に、ER保持部217に保持されている明示的指示レートERに対応するタイミングで共通バッファ部206内のセルバッファメモリからユーザデータセルを読み出すダイナミックシェーピング処理を実行しながら、そのユーザデータセルを、CCR/MCR書込部214及び挿入部215を介して、入力ハイウェイ109に送出する。

【0127】スイッチ部114内では、特に図示しないが、複数の輻輳監視ポイントで輻輳状態が監視され、輻輳状態を発生させたABRコネクションに対応するRMセルの明示的指示レートERが変更させられる。そして、このRMセルは、下流側の加入者回線処理部102（又は局間回線処理部）内のVD-I108によって折り返され、そのRMセルを生成した加入者回線処理部102（又は局間回線処理部）内のVS-I107にB-RMセルとして戻ってくる。このようにして、スイッチ部114内のトラヒック状況がB-RMセルの明示的指示レートERに反映されてVS-I107にフィードバックされ、VS-I107では、そのフィードバックされた明示的指示レートERに基づいてダイナミックシェーパ部213によるダイナミックシェーピング処理と、CCR/MCR書込部214による次のF-RMセルへの現在セルレートCCRの設定を行うことができる。この機能は、上流側のVS-I107と下流側のVD-I108によってATM交換機内に実現されるスイッチ内制御ループ113が実現されることによって初めて実現されるものである。

【0128】ここで、タイマ部219は、各ABRコネクションに対応するVCI毎に、VD-L105からVS-I107にそのVCIに対応するユーザデータセルが一定時間内に新たに到着したか否かを監視している。そして、タイマ部219は、そのVCIに対応するユーザデータセルが一定時間内に新たに到着しなかった場合には、ER保持部217に保持されている上記VCIに対応する明示的指示レートERを、ICR/MCR保持部218に保持されている上記VCIに対応する初期セルレートICRに下げる。これにより、ABRサービスのための帯域を有効に利用することができる。

VD-I108

図2のVD-I108は、前述のように、ABRコネクション毎に、そのVD-I108を実装する加入者回線処理部102（又は局間回線処理部）が終端する出力ハイウェイ110にスイッチ部114から出力されたF-RMセルを終端して折り返し、それを、VS-I107に返送されるB-RMセルとして、上記VD-I108を実装する加入者回線処理部102（又は局間回線処理部）が終端する入力ハイウェイ109に送出する。

【0129】この場合に、VD-I108において、E

R比較/変更部220は、ABRコネクション毎に、出力ハイウェイ110上を転送されてきたF-RMセルを終端し、そのF-RMセルに設定されている明示的指示レートER（図4参照）と、VS-L106内のER保持部232に保持されている明示的指示レートERとを比較し、小さい方の明示的指示レートERを上記F-RMセルに新たに設定する。

【0130】なお、VD-I108は、加入者回線処理部102（又は局間回線処理部）毎にではなく、複数の加入者回線処理部102（又は局間回線処理部）をまとめるためのマルチプレクサ/デマルチプレクサ内に設けることもできる。この場合、図2に示されるように、VD-I108内にER計算部223が設けられる。このER計算部223は、出力ハイウェイ110上のアクティブなABRコネクション（仮想チャネル識別子VCI）の数を計測し、その出力ハイウェイ110の伝送レートを上記アクティブなABRコネクションの数で除算することにより、その除算結果として、各コネクションに公平に割り当てられた伝送レートである明示的指示レートERを計算する。そして、ER比較/変更部220は、ABRコネクション毎の新たな明示的指示レートERを決定する場合に、ER計算部223で計算された明示的指示レートERを考慮して決定するように構成することができる。

【0131】続いて、ER比較/変更部220から出力されたF-RMセルは、ER変更部221に入力する。このER変更部221は、VS-L106内のキュー長監視部227から通知されたVCIと同じVCIが付加されているF-RMセルに設定されている明示的指示レートERを、所定の割合で（又は所定のアルゴリズムに従って）減少させる。VS-L106内のキュー長監視部227は、VS-I107内のキュー長監視部211と同様の機能を有し、予め設定されているキュー長を超えた共通バッファ部225内のVCキュー226について、そのVCキュー226に対応するVCIをER変更部221に通知するものである。

【0132】ER変更部221から出力された各ABRコネクション毎のF-RMセルは、B-RMセルとして、挿入部222によって、入力ハイウェイ109に送出される。この挿入部222は、入力リンク103上の空きセルのタイミングで、B-RMセルを送出する。

【0133】上述のように、下流側のVS-L106で終端されたB-RMセルからER取出部231によって取り出されER保持部232に保持された明示的指示レートERが、そのVS-L106が実装されている加入者回線処理部102（又は局間回線処理部）内のVD-I108で折り返されるRMセルに、ER比較/変更部220によってフィードバックされることが、本発明に関連する特徴である。この機能によって、「従来の技術」の項で前述したVS/VDの具体的機能のうちの

「(3) 同一交換機内のVS-VD間の制御機能」の「a」VSで終端されたRMセル内のER値を、そのVSが収容されている交換機と同じ交換機内の上流側のVDへ受け渡す機能が実現される。特にこの機能は、上流側のVS-I107と下流側のVD-I108によってATM交換機内に実現されるスイッチ内制御ループ113が実現されることによって初めて実現されるものである。

【0134】また、VS-L106内の共通バッファ部225でのユーザデータセルのキュー長も、そのVS-L106が実装されている加入者回線処理部102（又は局間回線処理部）内のVD-I108で折り返されるRMセルに、ER変更部221によってフィードバックされる。これにより、加入者回線処理部102（又は局間回線処理部）でのトラヒック処理状況も、正確にその上流側のスイッチ内制御ループ113及び上り制御ループ111にフィードバックさせることが可能となる。これも、本発明に関連する特徴である。

ダイナミックシェーバ部213

図7は、図2のダイナミックシェーバ部213の構成図（その1）である。このダイナミックシェーバ部213は、スケジューリング管理テーブル701と読み出し可能時刻管理テーブル702という2つのテーブルを有する。

【0135】まず、ダイナミックシェーバ部213では、“1, 2, ..., n-1, n, 1, 2, ...”というように、1～nの範囲で巡回するセル読出しタイミングによって、各ABRコネクションに対応するVCI毎の共通バッファ部206からのユーザデータセルの読出しが制御される。ここで、nは、VS-I107が同時に処理可能なABRコネクション（仮想チャネルVC）の数であり、その値は例えば8192である。

【0136】この制御に対応し、スケジューリング管理テーブル701は、コネクション1～コネクションnのコネクション毎（図7の縦方向の各位置毎）に、上記1～nのセル読出しタイミングに関連付けられた1～nのアドレス（以下これをセル時間アドレスと呼ぶ）からなる記憶領域（図7の横1行分の領域）を有する。今、1つのコネクションに着目した場合、スケジューリング管理テーブル701のそのコネクション（VCI）に対応する記憶領域のうち、そのコネクションに対応するVCIを有するユーザデータセルが共通バッファ部206から読み出されるべきセル読出しタイミングに対応するセル時間アドレスに、フラグ（例えば値“1”）が記憶される。図7では、このフラグは、白丸によって示されている。

【0137】そして、あるセル読出しタイミングにおいて、そのセル読出しタイミングに対応するセル時間アドレスにフラグが記憶されているコネクションについて、そのコネクションのVCIに対応する共通バッファ部206内のVCキュー207から1つのアドレスが読み出

され、そのアドレスに対応する共通バッファ部206内のセルバッファメモリ内のアドレスからユーザデータセルが読み出され、そのユーザデータセルが、図2のCCR/MCR書込部214及び挿入部215を介して、入力ハイウェイ109に送出される。

【0138】ここで、1つのコネクションについて共通バッファ部206からのユーザデータセルの読出しが行われた場合に、そのコネクションのVCIに対応する共通バッファ部206内のVCキュー207に、次に読み出されるべきユーザデータセルのアドレスが記憶されている場合には、そのコネクションに対応するスケジューリング管理テーブル701上の記憶領域において、次に読出しが行われるべきセル時間アドレス（次セル時間アドレス）へのフラグの設定が行われる。この場合、次セル時間アドレスは、現在のセル読出しタイミングに対応するセル時間アドレス（現セル時間アドレス）の値に、図2のER保持部217に保持されている上記コネクションに対応する明示的指示レートERに比例したセル読出し間隔値を加算して得られるアドレス値として算出される。なお、次セル時間アドレスがセル時間アドレスnを超える場合には、（次セル時間アドレス-n）として得られる、セル時間アドレス1の側に折り返されたアドレスに、フラグが記憶される。

【0139】例えば、図7のAとして示されるように、セル読出しタイミング“17”において、コネクション1に対応するスケジューリング管理テーブル701の記憶領域のセル時間アドレス“17”にフラグが記憶されているため、コネクション1に対応するユーザデータセルの読出しが実行される。そして、コネクション1のVCIに対応する共通バッファ部206内のVCキュー207に、次に読み出されるべきユーザデータセルのアドレスが記憶されている場合には、そのコネクション1に対応するスケジューリング管理テーブル701上の記憶領域において、現セル時間アドレス“17”に、コネクション1に対応する明示的指示レートERに比例したセル読出し間隔値“13”を加算して得られる次セル時間アドレス“30”に、フラグが記憶される。

【0140】一方、1つのコネクションについて共通バッファ部206からのユーザデータセルの読出しが行われた場合に、そのコネクションのVCIに対応する共通バッファ部206内のVCキュー207に、次に読み出されるべきユーザデータセルのアドレスが記憶されていない場合には、そのコネクションに対応するスケジューリング管理テーブル701上の記憶領域において、次に読出しが行われるべきセル時間アドレス（次セル時間アドレス）へのフラグの設定は行われず、その次セル時間アドレスが、読み出し可能時刻管理テーブル702上の上記コネクションに対応する1つの記憶領域に記憶される。なお、次セル時間アドレスの算出方法については前述した。

【0141】そして、上記コネクションに対応するVC Iが付加されているユーザデータセルが新たに共通バッファ部206に到着した場合、即ち、空であった上記コネクションのVC Iに対応するVCキュー207に1つのアドレスが書き込まれた場合には、そのコネクションに対応する読み出し可能時刻管理テーブル702の記憶領域が参照され、その記憶領域に記憶されている次セル時間アドレスが読み出される。そして、その次セル時間アドレスに対応するセル読出しタイミングが現在のセル読出しタイミングよりも後のタイミングであれば、上記コネクションに対応するスケジューリング管理テーブル701上の記憶領域において、上記読み出し可能時刻管理テーブル702から読み出された次セル時間アドレスに対応するアドレスに、フラグが記憶される。一方、上記次セル時間アドレスに対応するセル読出しタイミングが現在のセル読出しタイミングよりも前のタイミングであれば、上記コネクションに対応するスケジューリング管理テーブル701上の記憶領域において、現在のセル読出しタイミングに対応するセル時間アドレスの次のセル時間アドレスに、フラグが記憶される。即ち、この場合には、新たな共通バッファ部206に到着したユーザデータセルは、即座にそこから読み出されることになる。

【0142】例えば、図7のBとして示されるように、セル読出しタイミング“18”において、コネクションkに対応するスケジューリング管理テーブル701の記憶領域のセル時間アドレス“18”にフラグが記憶されているため、コネクションkに対応するユーザデータセルの読出しが実行される。そして、コネクションkのVC Iに対応する共通バッファ部206内のVCキュー207に、次に読み出されるべきユーザデータセルのアドレスが記憶されていない場合は、そのコネクションkに対応するスケジューリング管理テーブル701上の記憶領域において、現セル時間アドレス“18”に、コネクションkに対応する明示的指示レートERに比例したセル読出し間隔値“12”を加算して得られる次セル時間アドレス“30”には、フラグは記憶されず（図7では黒丸で示されている）、その次セル時間アドレス“30”が、読み出し可能時刻管理テーブル702上のコネクションkに対応する記憶領域に記憶される。

【0143】更に、図7のCとして示されるように、コネクションkに対応するVC Iが付加されているユーザデータセルが新たに共通バッファ部206に到着した場合には、コネクションkに対応する読み出し可能時刻管理テーブル702の記憶領域が参照され、その記憶領域に記憶されている次セル時間アドレス“30”が読み出される。そして、次セル時間アドレス“30”に対応するセル読出しタイミングが現在のセル読出しタイミングよりも後のタイミングであれば、コネクションkに対応するスケジューリング管理テーブル701上の記憶領域

において、上記次セル時間アドレス“30”に対応するアドレスに、フラグが記憶される（図7では黒丸で示されている）。

【0144】ここで、1つのセル読出しタイミングにおいて、それに対応するセル時間アドレスにフラグが記憶されているコネクションが複数存在する場合には、所定のコネクション決定アルゴリズムに従って1つのコネクションに対応するユーザデータセルのみの読出しが実行され、他のコネクションに対応する記憶領域の上記セル時間アドレスに記憶されているフラグは、そのセル時間アドレスの次のセル時間アドレスに記憶し直される。

【0145】上記コネクション決定アルゴリズムとしては、以下に示される方式が考えられる。

(1) スケジューリング管理テーブル701上に登録されているコネクションの順にコネクションが決定される方式。

【0146】(2) スケジューリング管理テーブル701上に登録されている複数のコネクションのうちの1つを指示するためのポインタが用意され、そのポインタが上記複数のコネクションの間で巡回させられながら、そのポインタによってコネクションが決定される方式。

【0147】(3) スケジューリング管理テーブル701上に登録されている複数のコネクションのうちの1つが、各コネクションに設定されている何らかの優先順位（例えば品質クラス）に従って決定される方式。

【0148】或いは、1つのセル読出しタイミングにおいて、それに対応するセル時間アドレスにフラグが記憶されているコネクションが複数存在する場合には、それらのコネクションに対応するユーザデータセルを、ABRサービスに割り当てられている帯域内の空きセルタイミングのほかに、CBR、rtm-VBR、nrtm-VBR、UBR等の各サービスに割り当てられている帯域内の空きセルタイミングを利用して、入力ハイウエイ109に送出する方式も実現可能である。

【0149】以上説明したダイナミックシェーパ部213の構成において、あるセル読出しタイミングにおいて、そのセル読出しタイミングに対応するセル時間アドレスにフラグが記憶されているコネクションについて、図2のRMセル発生部212がそのコネクションに対応するF-RMセルを発生すべきタイミングである場合には、共通バッファ部206からの上記コネクションに対応するユーザデータセルの読出しは行われずに、RMセル発生部212からの上記コネクションに対応するF-RMセルの送出が行われる。なお、RMセル発生部212におけるF-RMセルの発生間隔は、 $\{(1 \text{ つの F-RMセルが送出されてからその次の F-RMセルが送出するまでに送出されるユーザデータセルの個数}) + 1\}$ ($=N_{rm}$)として与えられる。

【0150】VS-1107内の以上説明したダイナミックシェーパ部213の動作によって、ABRコネクシ

オン毎に、B-RMセルに設定された明示的指示レートERの値としてフィードバックされたスイッチ部114内のトラヒック状況に基づいて、送信端末101(A)(図1)におけるトラヒック規制を待つことなく迅速に、スイッチ部114に向けて入力ハイウエイ109に送出されるユーザデータセル(及びF-RMセル)のトラヒックを制御することができる。これにより、ABRサービスにおけるフォードバック制御の応答性能を向上させることが可能となる。

【0151】また、共通バッファ部206へのユーザデータセルの書込み時ではなく共通バッファ部206からのユーザデータセルの読出し時にダイナミックシェーピング処理が実行されることにより、共通バッファ部206内の各VCキュー207にユーザデータセルが滞留している場合に次セル時間アドレスを決定するという制御を行うだけで、容易にダイナミックシェーピング処理を実現することが可能となる。なお、共通バッファ部206へのユーザデータセルの書込み時にダイナミックシェーピング処理が実行される方式だと、VCキュー207の末尾のアドレスに対応するユーザデータセルのセル時間アドレスを識別した上で、新たに書き込まれるユーザデータセルのセル時間アドレスを計算しなければならず、処理が複雑になるため、本実施の形態のように、共通バッファ部206からのユーザデータセルの読出し時にダイナミックシェーピング処理が実行される方式の方が優れている。

【0152】図7に示されるダイナミックシェーパ部213の構成では、スケジューリング管理テーブル701は、 $\{(\text{セル時間アドレス数} n) \times (\text{共通バッファ部} 206 \text{ 内の VC キュー} 207 \text{ の数に 対応する コネクション数} n)\}$ の記憶容量を必要とする。

【0153】これに対して、図8に示されるような構成も考えられる。図8では、新たなスケジューリング管理テーブル801は、コネクション毎にnセル時間アドレス分の記憶領域を実装するのではなく、nセル時間アドレス分の、開始ポインタと終了ポインタの組を記憶する。

【0154】また、予め発生し得る全てのコネクションに対応するVCIをアドレスとして有し、各アドレスには次に処理されるVCIアドレスが格納されたリストデータであるチェーンテーブル802が新たに設けられる。

【0155】そして、スケジューリング管理テーブル801内の1つのセル時間アドレスに記憶されている開始ポインタは、そのセル時間アドレスに対応するセル読出しタイミングにおいて共通バッファ部206からユーザデータセルが読み出されるべきコネクションのVCIに対応するチェーンテーブル802上のVCIアドレスを指示している。

【0156】更に、チェーンテーブル802上の上記開

始ポインタによって指示されるVCIアドレスには、上記開始ポインタが記憶されるセル時間アドレスに対応するセル読出しタイミングにおいて共通バッファ部206からユーザデータセルが読み出されるべき他のコネクションのVCIに対応するチェーンテーブル802上のVCIアドレスが格納されている。

【0157】このようにして、1つのセル時間アドレスに対応するセル読出しタイミングにおいて共通バッファ部206からユーザデータセルが読み出されるべき1つ以上のコネクションのVCIが、チェーンテーブル802上のチェーン構造によって結び付けられている。

【0158】そして、スケジューリング管理テーブル801内の1つのセル時間アドレスに記憶されている終了ポインタは、そのセル時間アドレスに対応するセル読出しタイミングにおいて共通バッファ部206からユーザデータセルが読み出されるべき複数のコネクションのうちの最後のコネクションのVCIに対応するチェーンテーブル802上のVCIアドレスを指示している。

【0159】今、あるセル読出しタイミングにおいて、そのセル読出しタイミングに対応するスケジューリング管理テーブル801のセル時間アドレスに記憶されている開始ポインタによって1つのVCIを決定することができる。そして、そのVCIに対応する共通バッファ部206内のVCキュー207から1つのアドレスが読み出され、そのアドレスに対応する共通バッファ部206内のセルバッファメモリ内のアドレスからユーザデータセルが読み出され、そのユーザデータセルが、図2のCCR/MCR書込部214及び挿入部215を介して、入力ハイウエイ109に送出される。

【0160】その後、スケジューリング管理テーブル801の上記セル時間アドレスに記憶されている開始ポインタが指示するチェーンテーブル802上のVCIアドレスに更に他のVCI値が記憶されていない場合、即ち、上記セル読出しタイミングにおいてユーザデータセルの読出しが実行されるべきコネクションが1つしか存在しない場合には、スケジューリング管理テーブル801の上記セル時間アドレスに記憶されている開始ポインタと終了ポインタの内容がクリアされる。なお、上記開始ポインタが指示するチェーンテーブル802上のVCIアドレスに更に他のVCI値が記憶されている場合には、後述する。

【0161】ここで、1つのコネクションについて共通バッファ部206からのユーザデータセルの読出しが行われた場合に、そのコネクションのVCIに対応する共通バッファ部206内のVCキュー207に、次に読み出されるべきユーザデータセルのアドレスが記憶されている場合には、そのコネクションにつき、前述した次セル時間アドレスが計算される。そして、その次セル時間アドレスに対応するスケジューリング管理テーブル801内のセル時間アドレスに記憶されている終了ポインタ

が読み出され、その終了ポインタがクリアされていない場合には、その終了ポインタが指示するチェーンテーブル802上のVCIアドレスに上記コネクションに対応するVCI値が記憶されると共に、そのVCI値が上記終了ポインタの値として設定し直される。

【0162】また、上記終了ポインタ（及びそれに対応する開始ポインタ）がクリアされている場合、即ち、そのセル時間アドレスに対応するセル読出しタイミングにおいてユーザデータセルの読出しが実行されるべきコネクションが無い場合には、上記終了ポインタ及びそれに対応する開始ポインタに、上記コネクションに対応するVCI値が記憶される。

【0163】一方、1つのコネクションについて共通バッファ部206からのユーザデータセルの読出しが行われた場合に、そのコネクションのVCIに対応する共通バッファ部206内のVCキュー207に、次に読み出されるべきユーザデータセルのアドレスが記憶されていない場合には、そのコネクションにつき、前述した次セル時間アドレスが計算された後、上記チェーンテーブル802の書換えは行われずに、図7の場合と同様に、上述の次セル時間アドレスが、読み出し可能時刻管理テーブル702上の上記コネクションに対応する1つの記憶領域に記憶される。

【0164】そして、上記コネクションに対応するVCIが付加されているユーザデータセルが新たに共通バッファ部206に到着した場合、即ち、空であった上記コネクションのVCIに対応するVCキュー207に1つのアドレスが書き込まれた場合には、そのコネクションに対応する読み出し可能時刻管理テーブル702の記憶領域が参照され、その記憶領域に記憶されている次セル時間アドレスが読み出される。そして、その次セル時間アドレスに対応するスケジューリング管理テーブル801内のセル時間アドレスに記憶されている終了ポインタが読み出され、その終了ポインタがクリアされていない場合には、その終了ポインタが指示するチェーンテーブル802上のVCIアドレスに上記コネクションに対応するVCI値が記憶されると共に、そのVCI値が上記終了ポインタの値として設定し直され、その終了ポインタがクリアされている場合には、その終了ポインタ及びそれに対応する開始ポインタに、上記コネクションに対応するVCI値が記憶される。

【0165】ここで、前述したように、1つのセル読出しタイミングにおいて、それに対応するスケジューリング管理テーブル801のセル時間アドレスに記憶されている開始ポインタによって1つのVCIが決定され、そのVCIに対応するユーザデータセルが共通バッファ部206から読み出された場合に、その開始ポインタが指示するチェーンテーブル802上のVCIアドレスに、更に他のVCI値が記憶されていた場合、即ち、上記セル読出しタイミングにおいてユーザデータセルの読出し

が実行されるべきコネクションが複数存在する場合には、次のような制御が実行される。

【0166】即ちこの場合には、その開始ポインタが記憶されているスケジューリング管理テーブル801のセル時間アドレス（以下これを現セル時間アドレスと呼ぶ）の次のセル時間アドレスの開始ポインタの値が退避させられた後、その開始ポインタに、現セル時間アドレスの開始ポインタが指示するチェーンテーブル802上のVCIアドレスに記憶されているVCI値が新たに設定し直される。また、現セル時間アドレスの終了ポインタが指示するチェーンテーブル802上のVCIアドレスに、上記退避させられていた開始ポインタ値が新たに設定される。そして、現セル時間アドレスの開始ポインタと終了ポインタの値がクリアされる。

【0167】以上説明した図8に示されるダイナミックシェーパ部213の構成によって、それに対して要求される構成規模を、図7の構成に比較して、大幅に縮小することが可能となる。

【0168】以上説明した実施の形態においては、加入者回線処理部102（又は局間回線処理部）内のVSI107の構成は、全ての品質クラスに対する、ダイナミックシェーピング処理を含む制御が、全ての品質クラスに共通のハードウェア構成によって実現されている。これに対して、図9に示されるように、ダイナミックシェーピング処理によるスケジューリングを行う構成が、品質クラス別に設けられ、各品質クラス別のスケジューリングにより出力されるユーザデータセルが、更に品質スケジューラによって品質クラスに応じて選択されて出力されるように構成されてもよい。このような構成により、品質クラスに応じたABRコネクションの精密なトラヒック制御が可能となる。

【0169】

【発明の効果】本発明の第1の態様の構成によれば、セル交換機内のスイッチ装置を介して内部側仮想送信手段と内部側仮想受信手段との間に形成されるスイッチ内フィードバック制御ループによって、セル交換機内で各コネクションのための専用制御線及び専用プロセッサを配備する必要なく、同一交換機内のリンク側仮想送信手段とリンク側仮想受信手段の間の制御機能を、実現することが可能となる。

【0170】また、本発明の第1の態様の構成によれば、内部側仮想送信手段又はリンク側仮想送信手段において、コネクション毎に、スイッチ内フィードバック制御ループ又は下りフィードバック制御ループ上のバックワードリソース管理セルに設定されている明示的指示レートに対応するセル読出し間隔で、第1又は第2のバッファ手段に一時保持されているセルが読み出されて入力ハイウェイ又は出力リンクに送出されることによって、送信端末におけるトラヒック規制を待つことなく迅速に、セル交換機内のスイッチ装置又は上流側装置に向け

て送出されるセルのトラヒックを制御することができ
る。これにより、可変ビットレートサービス等における
フォードバック制御の応答性能を向上させることが可能
となる。

【0171】また、本発明の第1の態様の構成によれ
ば、第2の明示的指示レート変更手段が、内部側仮想送
信手段で終端されたバックワードリソース管理セルに設
定されている明示的指示レートに基づいて、その上流側
のリンク側仮想受信手段が折り返して出力リンクに送出
するバックワードリソース管理セルに設定されている明
示的指示レートを変更することによって、内部側仮想送
信手段で終端されたバックワードリソース管理セル内の
明示的指示レートを、その上流側の上りフィードバック
制御ループへ受け渡すことが可能となる。

【0172】更に、本発明の第1の態様の構成によれ
ば、内部側仮想送信手段が第1のバッファ手段を含む場
合に、第1の明示的指示レート変更手段が、第1のキュー
長監視手段による第1のバッファ手段の監視結果に基
づいて、その上流側のリンク側仮想受信手段が折り返し
て出力リンクに送出するバックワードリソース管理セル
に設定されている明示的指示レートを変更することによ
って、内部側仮想送信手段でのトラヒック処理状況も、
正確にその上流側の上りフィードバック制御ループにフ
ィードバックさせることが可能となる。

【0173】同様に、本発明の第1の態様の構成によれ
ば、第4の明示的指示レート変更手段が、リンク側仮想
送信手段で終端されたバックワードリソース管理セルに
設定されている明示的指示レートに基づいて、その上流
側の内部側仮想受信手段が折り返して入力ハイウェイに
送出するバックワードリソース管理セルに設定されてい
る明示的指示レートを変更することによって、リンク側
仮想送信手段で終端されたバックワードリソース管理セ
ル内の明示的指示レートを、その上流側のスイッチ内フ
ィードバック制御ループへ受け渡すことが可能となる。

【0174】更に、本発明の第1の態様の構成によれ
ば、リンク側仮想送信手段が第2のバッファ手段を含む
場合に、第3の明示的指示レート変更手段が、第2のキュー
長監視手段による第2のバッファ手段の監視結果に基
づいて、その上流側の内部側仮想受信手段が折り返し
て出力リンクに送出するバックワードリソース管理セル
に設定されている明示的指示レートを変更することによ
って、リンク側仮想送信手段でのトラヒック処理状況
も、正確にその上流側のスイッチ内フィードバック制御
ループにフィードバックさせることが可能となる。

【0175】加えて、本発明の第1の態様の構成によれ
ば、第1のバッファ手段が満杯になっている状態で新た
なユーザデータセルが入力した場合に、それに設定され
ている品質クラス情報に対応する品質クラスよりも低い
品質クラスに対応するコネクションのユーザデータセル
が一時保持されている第1のバッファ手段上の記憶領域

を奪い取って、その奪い取った記憶領域に新たに入力し
たユーザデータセルが一時保持されることにより、より
詳細な品質クラス毎のセル転送制御を行うことが可能と
なる。

【0176】更に、コネクション管理手段を含む本発明
の第1の態様の構成によれば、予め発生し得る全てのコ
ネクションに対応するユーザデータセルの記憶機構を第
1のバッファ手段内に用意する必要がなくなり、第1の
バッファ手段の構成規模を縮小することができる。ま
た、それに接続する第1のダイナミックシェーパ手段の
構成規模も縮小することができる。

【0177】次に、本発明の第2の態様の構成によれ
ば、バッファ手段へのセルの書き込み時ではなくバッファ
手段からのセルの読出し時にダイナミックシェーピング
処理が実行されることにより、バッファ手段にセルが滞
留している場合に次セル読出しタイミングを決定すると
いう制御を行うだけで、容易にダイナミックシェーピ
ング処理を実現することが可能となる。

【0178】また、本発明の第3の態様の構成によれ
ば、スケジューリング管理手段に対して要求される構成
規模を、大幅に縮小することが可能となる。更に、本発
明の第4の態様の構成によれば、品質クラスに応じたコ
ネクションの精密なダイナミックシェーピング処理が可
能となる。

【図面の簡単な説明】

【図1】本発明の実施の形態の構成図である。

【図2】加入者回線処理部102の構成図である。

【図3】セルのデータフォーマットを示す図である。

【図4】RMセルのデータフォーマットを示す図であ
る。

【図5】レート表示フォーマットを示す図である。

【図6】VCキャッシングメモリ601によるVCフィ
ルタ部205の制御機能の構成図である。

【図7】ダイナミックシェーパ部213の構成図（その
1）である。

【図8】ダイナミックシェーパ部213の構成図（その
2）である。

【図9】品質クラス毎にスケジューリングを行う機能構
成を示す図である。

【図10】ABRフロー制御の概念図である。

【図11】VS/V D方式の基本概念図である。

【符号の説明】

101 端末

102 加入者回線処理部

103 入力リンク

104 出力リンク

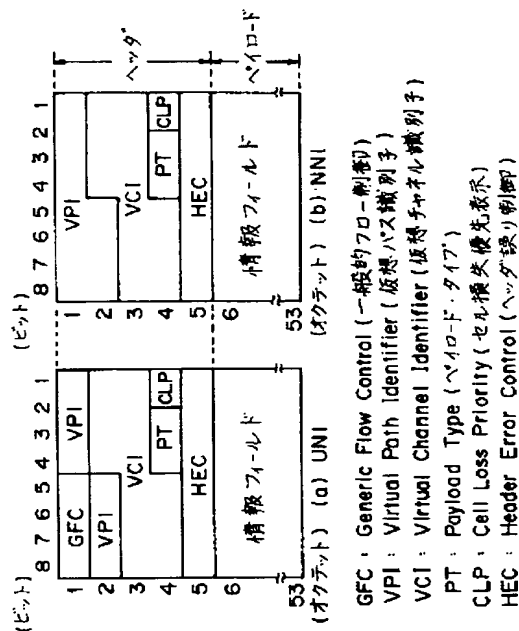
105 VD-L (Virtual Destination-Link: リン
ク側仮想受信部)

106 VS-L (Virtual Source-Link: リンク側
仮想送信部)

107 VS-I (Virtual Source-Internal : 内部側仮想送信部)
 108 VD-I (Virtual Destination-Internal : 内部側仮想受信部)
 109 入力ハイウェイ
 110 出力ハイウェイ
 111 上り制御ループ
 112 下り制御ループ
 113 スイッチ内制御ループ
 114 スイッチ部
 201 使用量パラメータ制御部 (UPC : Usage Parameter Controll)
 202、221 ER変更部
 203、220 ER比較/変更部
 204、215、222、230 挿入部
 205、224 VCフィルタ部
 206、225 共通バッファ部

【図3】

セルのデータフォーマットを示す図



207、226 VCキュー207
 208 品質クラスフィルタ部
 209 品質クラスキュー
 210 アドレス奪取制御部
 211、227 キュー長監視部
 212、229 RMセル発生部
 213、228 ダイナミックシェーパ部
 214 CCR/MCR書込部
 216、231 ER取出部
 217、232 ER保持部
 218 ICR/MCR保持部
 219、602 タイマ部
 223 ER計算部
 601 VCキャッシングメモリ
 701、801 スケジューリング管理テーブル
 702 読み出し可能時刻管理テーブル
 802 チェーンテーブル

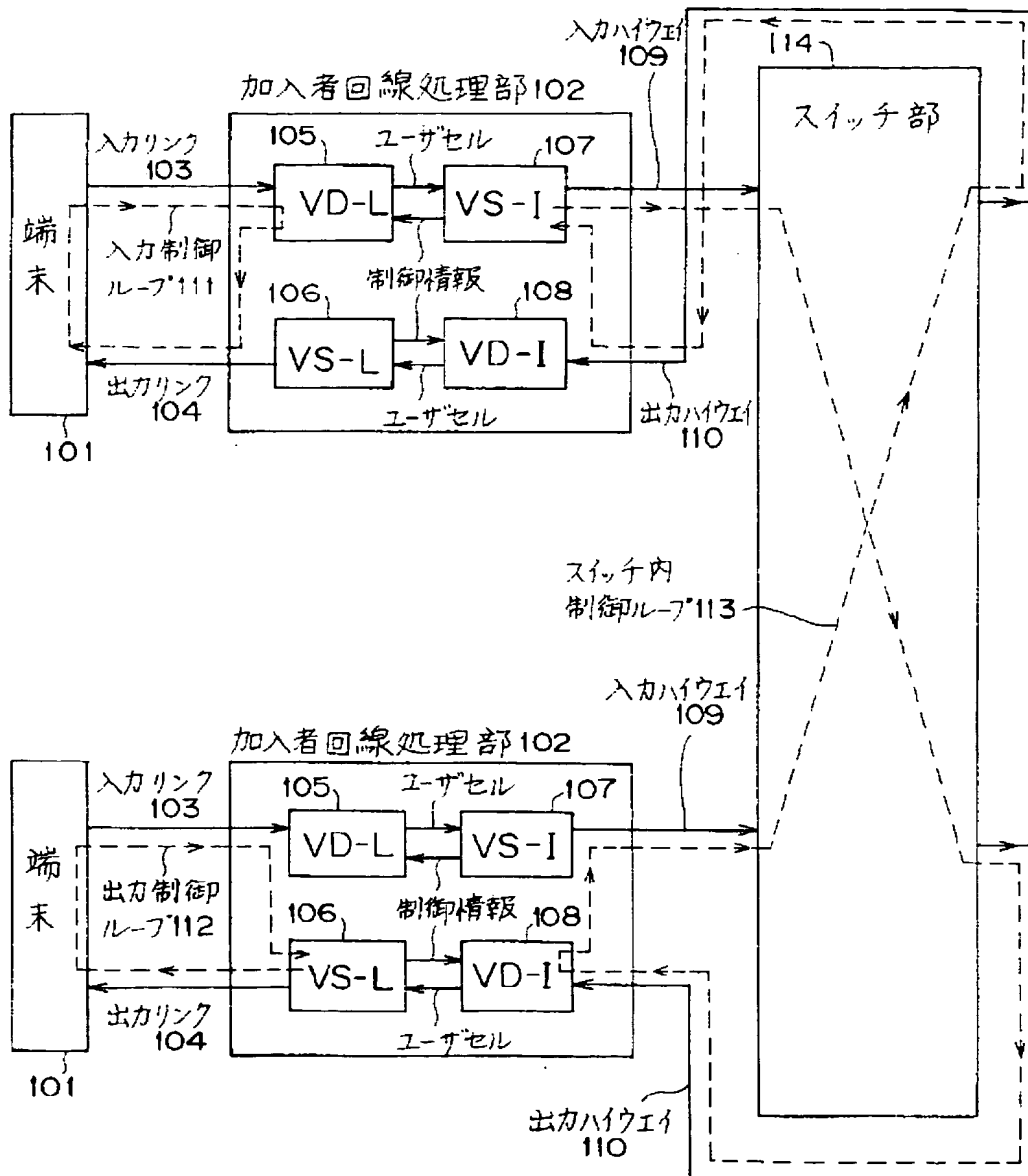
【図4】

RMセルのデータフォーマットを示す図

フィールド	ビット	Ext	内容	初期値	
				送信端生成RMセル	スイッチ生成RMセル又は受信端生成RMセル
Header	15	all	ATMヘッダ	RM-VPC: VCI=6 and PTI=110 RM-VCC: PTI=6	
ID	6	all	パケット識別子	1	
DIR	7	8	方向表示	0	1
BN	7	7	BECNセル表示	0	1
CI	7	6	輻輳表示	0	CI=lowCI=lowCI=high
NI	7	5	No increase	0 or 1	
RA	7	4	要求応答	0もしくは1.371に従う	
Reserved	7	31	予約	0	
ER	8 9	all	明示的レート	PCR以下のレート	任意レート値
CCR	10 11	all	現在セルレート	ACR	0
MCR	12 13	all	最小セルレート	MCR	0
QL	14 17	all	キュー長	0もしくは1.371に従う	
SN	18 21	all	シーケンス番号	0もしくは1.371に従う	
Reserved	22 51	all	予約	各オクテットは6A (16進数)	
Reserved	52	8 3	予約	0	
CRC-10	52	2 1	CRC-10		
	53	all			

【図1】

本発明の実施の形態の全体構成図



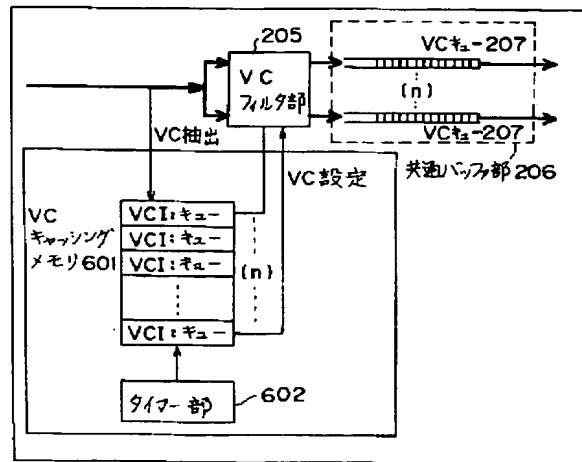
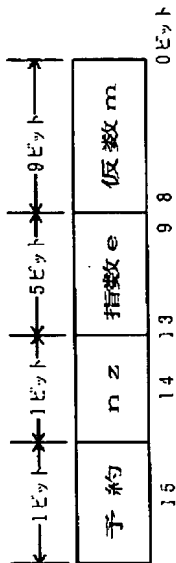
【図5】

【図6】

【図 10】

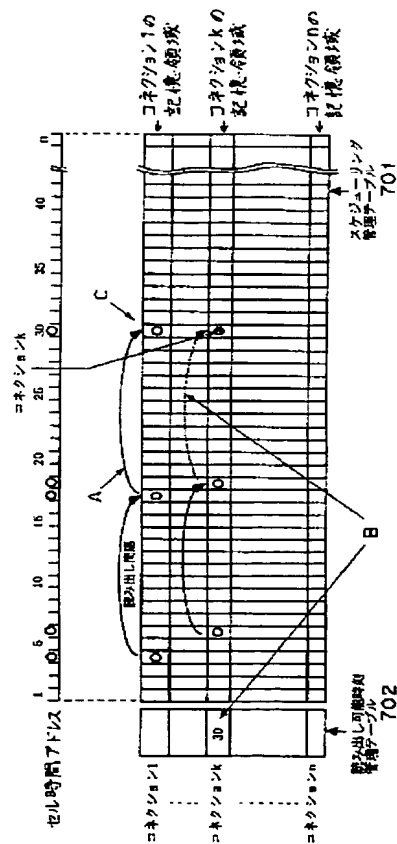
レート表示フォーマットを示す図

VCキャッシングメモリ601による
フィルタ部205の制御機能の構成図

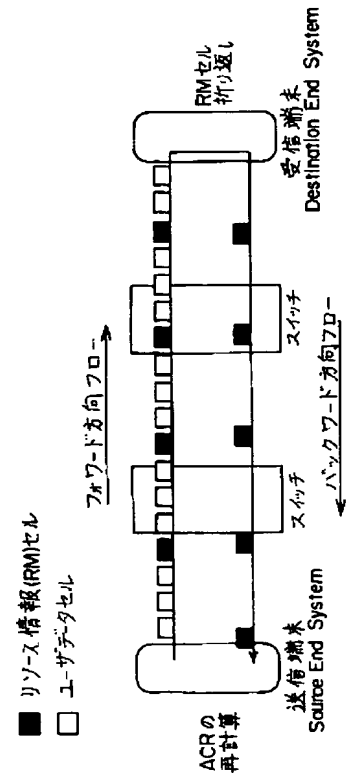


【図7】

ダイナミックシェーパ部 213 の構成図 (その 1)



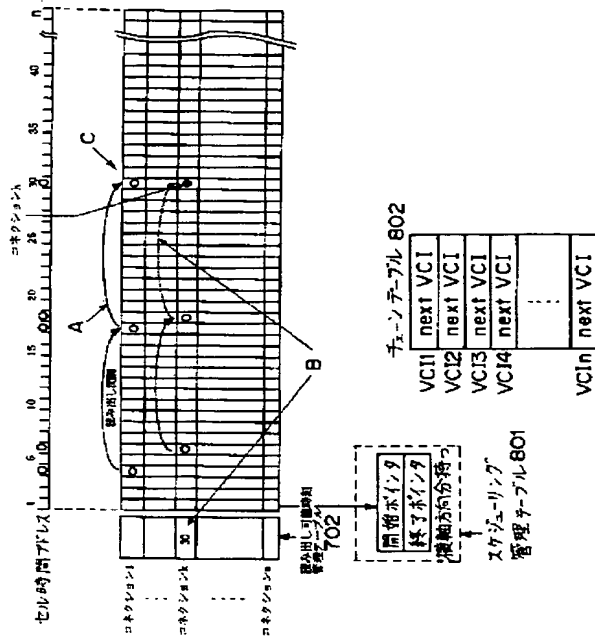
ABRフロー制御の概念図



【図8】

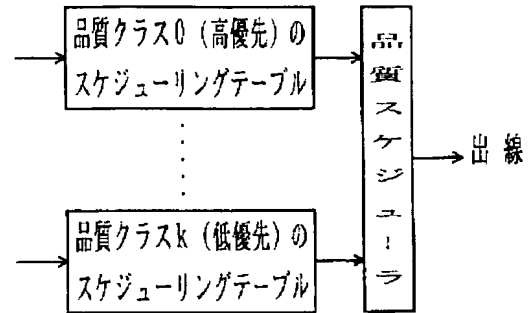
ダイナミックシェーパ部 213 の構成図

(その2)



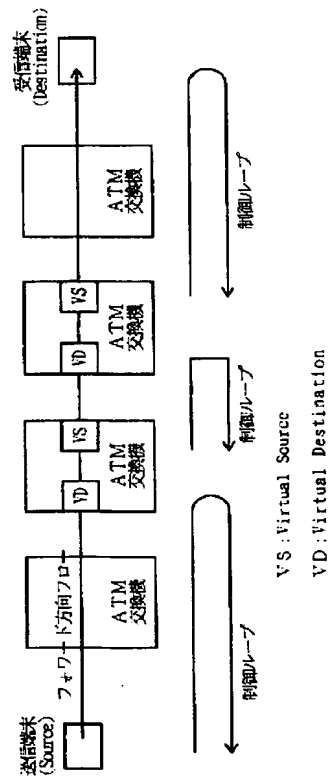
【図9】

品質クラス毎にスケジューリングを行う機能構成を示す図



【図11】

VS / VD 方式の基本概念図



フロントページの続き

(72)発明者 渡辺 直聡
神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(72)発明者 川崎 健
神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内